

PAT-NO: JP409160843A

DOCUMENT-IDENTIFIER: JP 09160843 A

TITLE: METHOD AND DEVICE FOR DIAGNOSING HARDWARE

PUBN-DATE: June 20, 1997

INVENTOR-INFORMATION:

NAME

UMEOKA, MASARU

HAMA, YOSHIJI

TAURA, MOTOHARU

ASSIGNEE-INFORMATION:

NAME

COUNTRY

mitsubishi electric corp

N/A

APPL-NO: JP07315654

APPL-DATE: December 4, 1995

INT-CL (IPC): G06F013/00, G06F011/22

ABSTRACT:

PROBLEM TO BE SOLVED: To automatically make a diagnosis without placing any load on a CPU by detecting abnormality occurring in an input device, an input/output controller, or various interfaces when there is no access.

SOLUTION: A **bus monitor device 4** monitors a control line connected to an I/O 3 by a control line monitor part 4a, and sets status information showing a state wherein there is no access on a system bus 2 for a specific time corresponding to a time-up time set previously in a timer 4c in a status register 4b and issues an interruption to the **CPU 1** once detecting the said state. The **CPU 1** once receiving the interruption from the **bus monitor device 4**

issues a diagnostic program to the I/O 3 to be diagnosed. This method does not load the CPU 1 with the detection of the no-access state and can make an efficient diagnosis by making good use of the time when there is no access.

COPYRIGHT: (C)1997,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-160843

(43)公開日 平成9年(1997)6月20日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 13/00	3 0 1		G 0 6 F 13/00	3 0 1 V
11/22	3 1 0		11/22	3 1 0 A

審査請求 未請求 請求項の数30 O L (全 30 頁)

(21)出願番号 特願平7-315654

(22)出願日 平成7年(1995)12月4日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 梅岡 大

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 濱 義二

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 田浦 元治

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

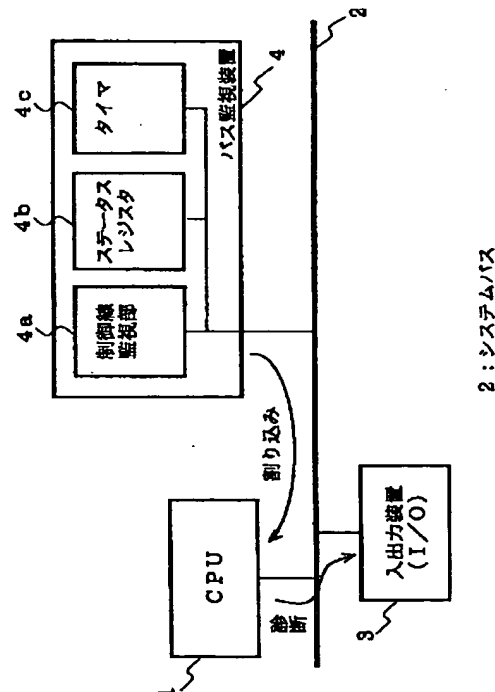
(74)代理人 弁理士 田澤 博昭 (外2名)

(54)【発明の名称】 ハードウェア診断方法およびその装置

(57)【要約】

【課題】 診断プログラムを実行している間、診断対象となっている I/O への通常のアクセスやサービスが無効になる場合が生ずる課題があった。

【解決手段】 システムバスの制御線を監視することでアクセスが所定の時間ない状態が検出されることにより生成され出力された割り込み信号により CPU が診断プログラムを実行し、前記アクセスがないときに前記システムバスに接続する入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断し、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースで生じている異常を検出する構成を備える。



【特許請求の範囲】

【請求項1】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に生成された割り込み信号により前記CPUが診断プログラムを実行し、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースで生じている異常を検出することを特徴とするハードウェア診断方法。

【請求項2】 CPUは、システムバスの状態からアクセスのないことが検出されたことを示す通知により診断プログラムによる診断開始の最初に前記システムバス上での各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った処理を進めることを特徴とする請求項1記載のハードウェア診断方法。

【請求項3】 CPUは診断プログラムによる診断開始の最初にシステムバスの状態から検出されるアクセスがあることを示す通知により前記システムバス上での各種データの授受があることを確認したときには、前記開始した診断プログラムの実行を強制的に終了することを特徴とする請求項2記載のハードウェア診断方法。

【請求項4】 入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断の際のログデータを、割り込み信号の発生側で保存することを特徴とする請求項1から請求項3のうちのいずれか1項記載のハードウェア診断方法。

【請求項5】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記CPU、前記入出力装置、前記入出力制御装置、前記各種インターフェース以外に備えられたアクセス監視手段が前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出したときに前記CPU、前記入出力装置、前記入出力制御装置、前記各種インターフェース以外に備えられたマイクロプロセッサは診断プログラムを実行する一方、前記アクセス監視手段が前記システムバスの制御線を監視することでアクセスが発生したことを検出したときには実行中の診断プログラムを強制的に終了し、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースで生じている異常を検出することを特徴とするハードウェア診断方法。

【請求項6】 マイクロプロセッサは、診断プログラム実行により開始した診断の最初にシステムバスの状態から再度アクセスがないことを確認し、該確認後に入出力装置あるいは入出力制御装置あるいは各種インターフェースに対する診断を進めることを特徴とする請求項5記載のハードウェア診断方法。

【請求項7】 入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断結果を、マイクロプロセッサ側のメモリに保存することを特徴とする請求項6記載のハードウェア診断方法。

【請求項8】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に生成された割り込み信号により前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースは、それぞれ自分自身に搭載されたマイクロプロセッサおよび診断プログラムにより、前記システムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置に対し診断を行うことを特徴とするハードウェア診断方法。

【請求項9】 診断を行う順位を予め優先順位として決めておき、該優先順位に従って入出力装置あるいは入出力制御装置あるいは各種インターフェースは、それぞれ自分自身に搭載されたマイクロプロセッサおよび診断プログラムにより、システムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置に対し診断を行うことを特徴とする請求項8記載のハードウェア診断方法。

【請求項10】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースがそれぞれ前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を出力し、前記割り込み信号を受け付けた他の入出力装置あるいは入出力制御装置あるいは各種インターフェースは前記割り込み信号を出力した前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行い、該診断終了後、該診断を行った前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースは割り込み信号を出力し、前記診断の対象となった「正常」と診断された前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースは前記出力された割り込み信号を受け付けることで前記割り込み信号を出力した前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行うことを特徴とするハードウェア診断方法。

【請求項11】 システムバスの制御線を監視することでアクセスがない状態を検出する際の所定の時間を規定

する時間データを、診断を受ける側の入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断を受ける際の優先度の高さに応じた短い値に予め決めておき、診断を受ける際に優先度の高い入出力装置あるいは入出力制御装置あるいは各種インターフェースは優先度の低い入出力装置あるいは入出力制御装置あるいは各種インターフェースに比べて先に診断を受けることを特徴とする請求項10記載のハードウェア診断方法。

【請求項12】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースがそれぞれシステムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を出力し、前記割り込み信号を受け付けた他の入出力装置あるいは入出力制御装置あるいは各種インターフェースは前記割り込み信号を出力した前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース以外に入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行い、該診断において診断対象となった前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対する診断結果が「正常」である場合に限り、前記診断終了後、該診断を行った前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースは割り込み信号を出力し、前記「正常」と診断された前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース以外に入出力装置あるいは入出力制御装置あるいは各種インターフェースが前記出力された割り込み信号を受け付けることで前記診断を受けた側の当事者になっていない入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行うことを特徴とするハードウェア診断方法。

【請求項13】 診断を行った入出力装置あるいは入出力制御装置あるいは各種インターフェースは、前記診断を行った際のログデータを所定のメモリエリアへ保存することを特徴とする請求項10から請求項12のうちのいずれか1項記載のハードウェア診断方法。

【請求項14】 診断結果が「異常」と判断された診断対象となった入出力装置あるいは入出力制御装置あるいは各種インターフェースは、診断結果を「異常」と判断した前記診断を行った側の入出力装置あるいは入出力制御装置あるいは各種インターフェースが出力する割り込み信号を基に前記「異常」と判断された際のログデータを自分自身が備えるメモリの所定のエリアへ保存することを特徴とする請求項10から請求項13のうちのいずれか1項記載のハードウェア診断方法。

【請求項15】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに対し行う診断の内容と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに対し前記内容に従った診断を行うための前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに共通するコマンドを予め決めておき、前記CPUから前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへ与えられる前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれが前記予め決められた診断の内容に従った自己診断を診断プログラムにより行うことを特徴とするハードウェア診断方法。

【請求項16】 診断プログラムを実行する入出力装置あるいは入出力制御装置あるいは各種インターフェースは、前記診断プログラムによる診断開始の最初にシステムバスの状態から前記システムバス上での各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った処理を進めることを特徴とする請求項8から請求項15のうちのいずれか1項記載のハードウェア診断方法。

【請求項17】 診断プログラムを実行する入出力装置あるいは入出力制御装置あるいは各種インターフェースは、前記診断プログラムによる診断開始の最初にシステムバスの状態から前記システムバス上での各種データの授受があることを確認したときには、前記開始した診断プログラムの実行を強制的に終了することを特徴とする請求項16記載のハードウェア診断方法。

【請求項18】 CPUにシステムバスを介して前記CPUに対し階層化されて接続されている入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記システムバスの制御線および前記階層化されて接続されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース間での各種データの授受の状態を監視することでアクセスが所定の時間ない状態を前記CPUが検出し、前記アクセスが所定の時間ない状態のときに前記CPUは診断プログラムを実行して、前記階層化されて接続されている入出力装置あるいは入出力制御装置あるいは各種インターフェースを上位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースから下位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースの順で診断を行い、前記階層化されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースで生じている異常を

5

検出することを特徴とするハードウェア診断方法。

【請求項19】 CPUにシステムバスを介して接続され、前記CPUに対し階層化されている入出力装置あるいは入出力制御装置あるいは各種インターフェースを含む入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース、前記階層化されている入出力装置あるいは入出力制御装置あるいは各種インターフェースに対しては最上位の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対しそれぞれ行う診断の内容と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに対し前記内容に従った診断を行うための前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに共通するコマンドを予め決めておき、前記CPUから前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへ与えられる前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれが前記予め決められた診断の内容に従った自己診断を診断プログラムにより行い、前記階層化されて接続されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースについては前記最上位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースから下位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへの順で診断を行い、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースで生じている異常を検出することを特徴とするハードウェア診断方法。

【請求項20】 CPUにシステムバスを介して接続され、前記CPUに対し階層化されている入出力装置あるいは入出力制御装置あるいは各種インターフェースを含む入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断方法において、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースと、前記階層化されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対しては最上位の入出力装置あるいは入出力制御装置あるいは各種インターフェースとに対しそれぞれ行う診断の内容と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースと前記最上位の入出力装置あるいは入出力制御装置あるいは各種インターフェースとに対しそれぞれ前記内容に従った診断を行うための共通するコマンドを予め決めておき、前記CPU、前記入出力装置、前記入出力制御装置、前記各種インターフェース以外に備えられたマイクロプロセッサ側で前記システムバスの制御線を監視することでアクセスが所定の時間ない

6

状態を検出したときに前記マイクロプロセッサは診断プログラムを実行し、前記アクセスがないときに前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへ前記マイクロプロセッサが与える前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに対する自己診断が前記予め決められた診断の内容に従って行われ、また前記階層化されて接続されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースについては、前記最上位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースから下位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへの順で前記診断プログラムにより自己診断が行われ、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースで生じている異常を検出することを特徴とするハードウェア診断方法。

【請求項21】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断装置において、前記システムバスの制御線を監視することでアクセスが所定の時間ない状態が否かを検出するバス監視装置と、該バス監視装置で前記アクセスが所定の時間ない状態が検出されることで前記バス監視装置が生成し出力した割り込み信号を受け付けた前記CPUが前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対し診断を行うための前記CPU側に設けられた診断プログラムと、該診断プログラムの実行により得られたデータをログデータとして前記バス監視装置で記憶する記憶手段とを備えていることを特徴とするハードウェア診断装置。

【請求項22】 CPUは、診断プログラムによる診断開始の最初に、システムバスの状態からバス監視装置がアクセスがないことを検出したときに前記バス監視装置から送られてくる通知により前記システムバス上での各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った処理を進めることを特徴とする請求項21記載のハードウェア診断装置。

【請求項23】 CPUは、診断プログラムによる診断開始の最初に、バス監視装置がシステムバスの状態からアクセスがあることを検出したときに前記バス監視装置から送られてくる通知により前記システムバス上での各種データの授受があることを確認したときには、前記開始した診断プログラムの実行を強制的に終了することを特徴とする請求項22記載のハードウェア診断装置。

【請求項24】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断装置において、前記システムバスに接続し、前記入出力装置あるいは前記入出力制御装置あるいは前記各

種インターフェースを診断するための診断プログラムと、前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出する制御線監視部と、該制御線監視部が前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出したときに前記診断プログラムを実行し、前記入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するマイクロプロセッサとを有したバス監視装置を備えていることを特徴とするハードウェア診断装置。

【請求項25】 マイクロプロセッサは、診断プログラムを実行することで開始した診断の最初にシステムバスの状態から再度アクセスがないことを確認し、該確認後に前記診断を進めることを特徴とする請求項24記載のハードウェア診断装置。

【請求項26】 入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断結果を、バス監視装置へ保存することを特徴とする請求項25記載のハードウェア診断装置。

【請求項27】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断装置において、前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を生成し出力するバス監視装置と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに搭載され、自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するための診断プログラムおよび前記割り込み信号を受け付けることで前記診断プログラムを実行し、自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するマイクロプロセッサとを備えていることを特徴とするハードウェア診断装置。

【請求項28】 入出力装置あるいは入出力制御装置あるいは各種インターフェースの間で診断を行う順位を予め優先順位として決めておくための優先順位決定手段を有し、該優先順位決定手段により決定されている優先順位に従って前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースにそれぞれ搭載されたマイクロプロセッサは、それぞれ自分自身に搭載された診断プログラムによりシステムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置に対し診断を行うことを特徴とする請求項27記載のハードウェア診断装置。

【請求項29】 CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出するハードウェア診断装置において、前記入出力装置あるいは入出力制御装置あるいは各種インターフェースにそれぞれ搭載さ

れた、前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出する制御線監視部、および該制御線監視部の検出結果を基に割り込み信号を生成して出力し、また自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースから出力された割り込み信号を受け付けることで前記割り込み信号を出力した前記他の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し診断を行うマイクロプロセッサ、および前記他の入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対し診断を行うための診断プログラムを備えていることを特徴とするハードウェア診断装置。

【請求項30】 制御線監視部がシステムバスの制御線を監視することでアクセスがない状態を検出する際の所定の時間を規定する時間データが、診断の対象となる入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断を受ける側の優先度の高さに応じて短い値に設定した、前記アクセスがない状態を検出する際の前記所定の時間の経過を検出するためのタイマを、CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースがそれぞれ備えることを特徴とする請求項29記載のハードウェア診断装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、計算機システムにおけるハードウェアの機能、動作が正常であるかないかを診断するハードウェア診断方法およびその方法に使用するハードウェア診断装置に関するものである。

【0002】

【従来の技術】図14は、複数の入出力装置（以下、I/Oという）がシステムバスを介してCPUに接続されている計算機システムを示すブロック構成図である。図において、1はCPU、2はシステムバス、3a～3cはI/Oである。

【0003】次に、このような計算機システムにおいて各I/Oを診断する場合、診断を実行する計算機へ診断用のOSをロードし、ロードしたOS上でそれぞれのI/Oに対する各種診断プログラムを随時実行することにより行っている。またこの場合、システムバス2の負荷を判断するための手段は計算機システムを構成するどのモジュールにもなく、CPU1はシステムバスの負荷状態を考慮せずにシステムバス2を介して各I/Oの診断を行っている。

【0004】図15は、図14に示す計算機システムをさらに拡張した計算機システムの構成を示すブロック構成図である。図において、図14と同一または相当の部分については同一の符号を付し説明を省略する。4'と5'は例えばディスク装置用の入出力インターフェースであり、入出力インターフェース4'はCPU側、入出

ラインターフェース5'はディスク装置側に配置され、直列に接続されている。

【0005】次に、この計算機システムにおいて行われるハードウェア診断方法の動作について説明する。このような計算機システムにおいて各I/Oを診断する場合、CPU1はI/O3a、3cおよび入出力インターフェース4'に対し診断を行う。特に入出力インターフェース4'に対しては入出力インターフェース5'およびディスク装置6を含めた一体的な診断を行うことになり、入出力インターフェース4'あるいは入出力インターフェース5'あるいはディスク装置6それぞれに対し

独立した診断を行うことはできず、I/O3aを診断する診断プログラム、I/O3cを診断する診断プログラム、入出力インターフェース4'と入出力インターフェース5'とディスク装置6とを一体的に診断する診断プログラムというように、3通りの診断プログラムを3通りのコマンドを入力することにより使い分けて実行する必要がある。

【0006】また、このような計算機システムのハードウェア、特にI/Oに発生する障害を診断するハードウェア診断装置としては、特開平5-108509号公報に開示された「入出力装置のヘルスチェック装置」がある。この入出力装置のヘルスチェック装置は、I/Oに対する通常のアクセスの使用頻度が高い場合には前記I/Oの障害検出動作を停止させ、使用頻度が低い場合には前記I/Oの障害検出動作を開始させるように機能するものである。

【0007】

【発明が解決しようとする課題】従来のハードウェア診断方法およびその装置は以上のように構成されているので、診断プログラムを実行する場合はアクセスの使用頻度が低い場合であり、この使用頻度が低い状態でのアクセスに対しては、診断プログラムを実行している間は無効となり、診断対象となっているI/OへのCPU1のアクセスやサービスが届かない課題があった。

【0008】また、前記入出力インターフェースが階層化されて構成される計算機システムにおいて故障が発生した場合、CPU1は入出力インターフェース4'を介して入出力インターフェース5'さらにディスク装置6を一体的に診断することになるため、どの階層での故障かを切り分けて判断することができない課題があった。

【0009】この発明は上記のような課題を解決するためになされたもので、システムバス、特に制御線を監視することによりシステムバスの負荷状態を判断し、所定の時間アクセスが行われていない状態にあるハードウェアに対しCPUの負担を軽減して、あるいは前記CPUに負担をかけることなく自動的に診断を行うハードウェア診断方法およびその装置を得ることを目的とする。

【0010】また、この発明は異なった種類の入出力インターフェースなどのデバイスが存在していても、同一

のコマンドにより効率的に診断を実行することのできるハードウェア診断方法およびその装置を得ることを目的とする。

【0011】さらに、この発明は入出力装置あるいは入出力制御装置あるいは各種インターフェースなどが階層化されている場合にそれぞれのデバイスごとに折り返し診断を施すことによってどの階層で障害が発生したかを木目細かに知ることによって計算機システム全体としての障害に発展する前に前記障害の発生したI/Oを切り分けることを可能にするハードウェア診断方法およびその装置を得ることを目的とする。

【0012】

【課題を解決するための手段】請求項1記載の発明に係るハードウェア診断方法は、システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に生成された割り込み信号によりCPUが診断プログラムを実行し、前記アクセスがないときに前記入出力装置あるいは入出力制御装置あるいは各種インターフェースで生じている異常を検出する構成を備えたものである。

【0013】請求項2記載の発明に係るハードウェア診断方法は、システムバスの状態からアクセスがないことを示す通知により、診断プログラムによる診断開始の最初にCPUは前記システムバス上での各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った処理を進める構成を備えたものである。

【0014】請求項3記載の発明に係るハードウェア診断方法は、診断プログラムによる診断開始の最初にシステムバスの状態から検出されるアクセスがあることを示す通知によりCPUが前記システムバス上での各種データの授受があることを確認したときには、前記CPUは前記開始した診断プログラムの実行を強制的に終了する構成を備えたものである。

【0015】請求項4記載の発明に係るハードウェア診断方法は、入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断の際のログデータを、割り込み信号の発生側で保存するようにしたものである。

【0016】請求項5記載の発明に係るハードウェア診断方法は、CPU、入出力装置あるいは入出力制御装置あるいは各種インターフェース以外に備えられたアクセス監視手段がシステムバスの制御線を監視することでアクセスが所定の時間ない状態を検出したときに、前記CPU、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース以外に備えられたマイクロプロセッサは診断プログラムを実行し、また、前記アクセス監視手段が前記システムバスの制御線を監視することでアクセスが発生したことを検出したときには実行中の診断プログラムを強制的に終了し、前記アクセスがないときに前記マイクロプロセッサが前記入出力装置あるいは入出力制御装置あるいは各種インターフェースを

診断する構成を備えたものである。

【0017】請求項6記載の発明に係るハードウェア診断方法は、CPU、入出力装置あるいは入出力制御装置あるいは各種インターフェース以外に備えられたマイクロプロセッサは、診断プログラム実行による診断開始の最初にシステムバスの状態から再度アクセスがないことを確認し、該確認後に前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対する前記診断プログラムによる診断を進める構成を備えたものである。

【0018】請求項7記載の発明に係るハードウェア診断方法は、入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断結果を、CPU、前記入出力装置、前記入出力制御装置、前記各種インターフェース以外に備えられたマイクロプロセッサが使用するメモリに保存する構成を備えたものである。

【0019】請求項8記載の発明に係るハードウェア診断方法は、システムバスの制御線を監視することでアクセスが所定の時間ない状態が検出されたときに生成され出力された割り込み信号により、入出力装置あるいは入出力制御装置あるいは各種インターフェースは、それぞれ自分自身に搭載されたマイクロプロセッサおよび診断プログラムにより、前記システムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置に対し診断を行う構成を備えたものである。

【0020】請求項9記載の発明に係るハードウェア診断方法は、診断を行う順位を予め優先順位として決めておき、該優先順位に従って入出力装置あるいは入出力制御装置あるいは各種インターフェースは、それぞれ自分自身に搭載されたマイクロプロセッサおよび診断プログラムにより、システムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置に対し診断を行う構成を備えたものである。

【0021】請求項10記載の発明に係るハードウェア診断方法は、入出力装置あるいは入出力制御装置あるいは各種インターフェースがそれぞれ前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を出力し、前記割り込み信号を受け付けた入出力装置あるいは入出力制御装置あるいは各種インターフェースから前記割り込み信号を出力した前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行い、該診断終了後、前記診断を行った側から割り込み信号を出力し、今度は前記診断を受けた前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースは、前記出力された割り込み信号を受け付けることで前記診断を行った側に対し自分自身が保有する診断

プログラムを実行することで診断を行う構成を備えたものである。

【0022】請求項11記載の発明に係るハードウェア診断方法は、システムバスの制御線を監視することでアクセスがない状態を検出する際の所定の時間を規定する時間データを、診断を受ける側の入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断を受ける際の優先度の高さに応じて短くなる値に予め決めておき、診断を受ける際の優先度の高い入出力装置あるいは入出力制御装置あるいは各種インターフェースは優先度の低い入出力装置あるいは入出力制御装置あるいは各種インターフェースに比べて先に診断を受ける構成を備えたものである。

【0023】請求項12記載の発明に係るハードウェア診断方法は、入出力装置あるいは入出力制御装置あるいは各種インターフェースがそれぞれシステムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を出力し、前記割り込み信号を受け付けた他の入出力装置あるいは入出力制御装置あるいは各種インターフェースは前記割り込み信号を出力した入出力装置あるいは入出力制御装置あるいは各種インターフェース以外に入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行い、該診断において診断対象となった前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対する診断結果が「正常」である場合に限り、前記診断終了後、該診断を行った側は割り込み信号を出力し、前記「正常」と診断された前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース以外に入出力装置あるいは入出力制御装置あるいは各種インターフェースが前記出力された割り込み信号を受け付けることで前記診断を受けた側の当事者になっていない入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行う構成を備えたものである。

【0024】請求項13記載の発明に係るハードウェア診断方法は、診断を行った入出力装置あるいは入出力制御装置あるいは各種インターフェースは、前記診断を行った際のログデータを所定のメモリエリアへ保存する構成を備えたものである。

【0025】請求項14記載の発明に係るハードウェア診断方法は、診断結果が「異常」と判断された診断対象となった入出力装置あるいは入出力制御装置あるいは各種インターフェースは、診断結果を「異常」と判断した前記診断を行った側の入出力装置あるいは入出力制御装置あるいは各種インターフェースが出力する割り込み信号を基に、前記「異常」と判断された際のログデータを自分自身が備えるメモリの所定のエリアへ保存する構成

を備えたものである。

【0026】請求項15記載の発明に係るハードウェア診断方法は、入出力装置あるいは入出力制御装置あるいは各種インターフェースそれぞれに対し行う診断の内容と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに対し前記内容に従った診断を行うための前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに共通するコマンドを予め決めておき、CPUから前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへ与えられる前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれが前記予め決められた診断の内容に従った自己診断を診断プログラムにより行う構成を備えたものである。

【0027】請求項16記載の発明に係るハードウェア診断方法は、診断プログラムを実行するCPUまたは入出力装置あるいは入出力制御装置あるいは各種インターフェースは、前記診断プログラムによる診断開始の最初にシステムバスの状態から前記システムバス上での各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った処理を進める構成を備えるようにしたものである。

【0028】請求項17記載の発明に係るハードウェア診断方法は、診断プログラムを実行するCPUまたは入出力装置あるいは入出力制御装置あるいは各種インターフェースは、前記診断プログラムによる診断開始の最初にシステムバスの状態から前記システムバス上での各種データの授受があることを確認したときには、前記開始した診断プログラムの実行を強制的に終了する構成を備えたものである。

【0029】請求項18記載の発明に係るハードウェア診断方法は、システムバスの制御線および階層化されて接続されている入出力装置あるいは入出力制御装置あるいは各種インターフェースの間での各種データの授受の状態を監視することでアクセスが所定の時間ない状態をCPUが検出し、前記アクセスが所定の時間ない状態のときに前記CPUは診断プログラムを実行し、階層化されて接続されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースを上位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースから下位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースの順で診断を行い、前記階層化されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースで生じている異常を検出する構成を備えるようにしたものである。

【0030】請求項19記載の発明に係るハードウェア診断方法は、システムバスに接続する入出力装置あるいは入出力制御装置あるいは各種インターフェース、階層

化されている入出力装置あるいは入出力制御装置あるいは各種インターフェースに対しては最上位の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対しそれぞれ行う診断の内容と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに対し前記内容に従った診断を行うための前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに共通するコマンドを予め決めておき、CPUから前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへ与えられる前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれが前記予め決められた診断の内容に従った自己診断を診断プログラムにより行い、前記階層化されて接続されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースについては、前記最上位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースから下位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへの順で診断を行う構成を備えたものである。

【0031】請求項20記載の発明に係るハードウェア診断方法は、入出力装置あるいは入出力制御装置あるいは各種インターフェース、階層化されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対しては最上位の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対しそれぞれ行う診断の内容と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対しそれぞれ前記内容に従った診断を行うための共通するコマンドを予め決めておき、CPU、前記入出力装置、前記入出力制御装置、前記各種インターフェース以外に備えられたマイクロプロセッサ側でシステムバスの制御線を監視することで所定の時間アクセスのない状態を検出したときに前記マイクロプロセッサは診断プログラムを実行し、前記アクセスがないときに前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへ前記マイクロプロセッサが与える前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに対する自己診断を前記予め決められた診断の内容に従って行い、前記階層化されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースについては、前記最上位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースから下位の階層の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへの順で前記診断プログラムによる自己診断を行う構成を備えたものである。

【0032】請求項21記載の発明に係るハードウェア診断装置は、システムバスの制御線を監視することでア

クセスが所定の時間ない状態か否かを検出するバス監視装置と、該バス監視装置で前記アクセスが所定の時間ない状態が検出されることで前記バス監視装置が生成し出力した割り込み信号を受け付けたCPUが入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し診断を行うための前記CPU側に設けられた診断プログラムと、該診断プログラムの実行により得られたデータをログデータとして前記バス監視装置で記憶する記憶手段とを備えたものである。

【0033】請求項2記載の発明に係るハードウェア診断装置は、診断プログラムによる診断開始の最初に、システムバスの状態からバス監視装置がアクセスがないことを検出することで前記バス監視装置から送られてくる通知により、CPUは前記システムバス上での各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った処理を進める構成を備えるようにしたものである。

【0034】請求項2記載の発明に係るハードウェア診断装置は、診断プログラムによる診断開始の最初に、バス監視装置がシステムバスの状態からアクセスがあることを検出することで前記バス監視装置から送られてくる通知により、CPUは前記システムバス上での各種データの授受があることを確認したときには、前記開始した診断プログラムの実行を強制的に終了する構成を備えたものである。

【0035】請求項24記載の発明に係るハードウェア診断装置は、入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するための診断プログラムと、システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出する制御線監視部と、前記制御線監視部が前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出したときに前記診断プログラムを実行し、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースを診断するマイクロプロセッサとを有したバス監視装置を備えるように構成したものである。

【0036】請求項25記載の発明に係るハードウェア診断装置は、診断プログラムを実行することで開始した診断の最初に、マイクロプロセッサはシステムバスの状態から再度アクセスがないことを確認し、該確認後に前記診断を進める構成を備えるようにしたものである。

【0037】請求項26記載の発明に係るハードウェア診断装置は、入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断結果を、バス監視装置へ保存する構成を備えるようにしたものである。

【0038】請求項27記載の発明に係るハードウェア診断装置は、システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を生成し出力するバス監視装置と、入出力装置あるいは入出力制御装置あるいは各種インターフ

ェースそれぞれに搭載され、自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するための診断プログラムおよび前記割り込み信号を受け付けることで前記診断プログラムを実行し、自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するマイクロプロセッサとを備えるように構成したものである。

【0039】請求項28記載の発明に係るハードウェア診断装置は、入出力装置あるいは入出力制御装置あるいは各種インターフェースの間で診断を行う順位を予め優先順位として決めておくための優先順位決定手段を有し、該優先順位決定手段により決定されている優先順位に従って、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースのそれぞれに搭載されたマイクロプロセッサが、それぞれの診断プログラムによりシステムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置に対し診断を行う構成を備えるようにしたものである。

【0040】請求項29記載の発明に係るハードウェア診断装置は、入出力装置あるいは入出力制御装置あるいは各種インターフェースにそれぞれ搭載された、システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出する制御線監視部と、該制御線監視部の検出結果を基に割り込み信号を生成し出力し、また自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースから出力された割り込み信号を受け付けることで前記割り込み信号を出力した前記他の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し診断を行うマイクロプロセッサと、前記他の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し診断を行うための診断プログラムとを備えるようにしたものである。

【0041】請求項30記載の発明に係るハードウェア診断装置は、制御線監視部がシステムバスの制御線を監視することでアクセスがない状態を検出する際の所定の時間を規定する時間データが、診断の対象となる入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断を受ける優先度の高さに応じて短くした値に設定される、前記アクセスがない状態を検出する際の前記所定の時間の経過を検出するためのタイマを、CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースがそれぞれ備えるように構成したものである。

【0042】

【発明の実施の形態】以下、この発明の実施の一形態を説明する。

実施の形態1. 図1は、この実施の形態1のハードウェア診断方法を実現するためのハードウェア診断装置の構成を示すブロック構成図である。図において、1はCP

17

U（記憶手段）、2はシステムバス、3は入出力装置（以下、I/Oという）、4はシステムバス2の負荷状態を監視するためのバス監視装置でありシステムバス2に接続されている。4aはI/O3に接続する制御線に所定の時間アクセスがない状態を検出する制御線監視部、4bは前記所定の時間アクセスがない状態や診断中あるいは診断が終了した状態であることを示すステータス情報を格納するステータスレジスタ、4cは前記所定の時間の経過を検出するための前記所定の時間に対応したタイムアップ時間情報が設定されたタイマである。なお、前記所定の時間は夫々のシステムに応じて異なった値である。

【0043】次に動作について説明する。バス監視装置4は、制御線監視部4aでI/O3に接続される制御線をモニタリングし、あらかじめタイマ4cに設定されている前記タイムアップ時間に相当する所定の時間、システムバス2上でアクセスが発生していない状態を検出すると、ステータスレジスタ4bにその状態を示すステータス情報を設定し、CPU1に対して割り込みを発行する。CPU1は、バス監視装置4からの割り込みを受けると診断対象であるI/O3に対して診断プログラムを

【0044】この診断プログラムでは、自己診断中のエラーをシステムエラーとして報告しないように、自己診断中であることを示すフラグを実行開始時に所定のレジスタへセットしておき、自己診断が終了すれば解除する。また、自己診断中にシステムバス2上でアクセスが検出された場合には、自己診断を中断し、前記設定されている自己診断中であることを示すフラグを解除して通常のアクセスを優先する。またバス監視装置4は、診断プログラムが実行されると自己診断中であることを示すLEDを点滅させ、故障が発生した場合は発生した故障についてのログデータを残すと共に故障の発生を示すLEDを点灯させる。

【0045】図2は、上述した一連の処理動作を示すフローチャートである。このフローチャートによれば、バス監視装置4の制御線監視部4aはCPU1とI/O3とを接続するシステムバス2の制御線をモニタしており（ステップST1）、所定の時間、システムバス2上でアクセスが発生しない状態が続くかを監視している（ステップST2）。アクセスがない状態が前記所定の時間続くと、アクセスがない状態であることを示すステータス情報をステータスレジスタ4bへ設定し（ステップST3）、CPU1へ割り込み信号を発行する（ステップST4）。CPU1は、バス監視装置4の発行した割り込み信号を受信する（ステップST5）と、診断中であることを示すフラグを所定のレジスタにセットし（ステップST6）、I/O3を診断する診断プログラムを起動させる（ステップST7）。この診断プログラムでは、まずシステムバス2上で他のアクセスが発生してい

18

ないかを判断する（ステップST8）。この判断は、システムバス2上でアクセスが発生したときにバス監視装置4から送られてくる通知を基に行われ、アクセスが発生したと判断したときには、前記ステップST7で起動した診断プログラムを強制的に終了させる（ステップST19）。そして、前記ステップST6でセットした診断中であることを示すフラグを解除する（ステップST16）。

【0046】一方、制御線をモニタしているバス監視装置4の制御線監視部4aは、システムバス2上で発生したアクセスを検出して、アクセス中であることを示すステータス情報をステータスレジスタ4bへ設定し（ステップST17）、ログデータをメモリへ書き込む（ステップST18）。このメモリは図示していないがステータスレジスタ4bなどが設定されているメモリの所定の領域である。

【0047】一方、ステップST8において、CPU1はシステムバス2に対するアクセスが発生していないと判断したときには、前記ステップST7で起動した診断プログラムを実行し、所定の手順でI/O3にエラーが発生するかしないかを判断する（ステップST9）。エラーが発生しないときには、正常と判断して診断プログラムを終了させ（ステップST15）、前記ステップST16からステップST18までの処理を実行する。

【0048】また、ステップST9においてI/O3にエラーが発生したとCPU1が判断したときには実行中の診断プログラムを強制的に終了させて、今度はCPU1からバス監視装置4へ割り込みを発行し（ステップST11）、CPU1は前記ステップST6でセットした診断中であることを示すフラグを解除する（ステップST12）。

【0049】一方、バス監視装置4は、CPU1から割り込みが発行されたことを検出すると、ステータスレジスタ4bに診断が終了している状態にあることを示すステータス情報を設定し（ステップST13）、さらにエラーログデータの書き込みを前記メモリに対し行う（ステップST14）。

【0050】以上のように、この実施の形態1によれば、システムバス2上で発生したアクセスを監視するバス監視装置4を備えることにより、前記アクセスの監視に際してCPUへ負担をかけることなくシステムバス2上で所定の期間アクセスがないことを検出し、この検出結果を基に自動的に診断プログラムが実行されるように構成したので、I/O3に発生した故障による影響が他に及ぶ前にI/O3の故障を診断して発見し、前記故障の影響が計算機システム全体に及ぶのを未然に防止することができる効果がある。

【0051】実施の形態2。図3は、この実施の形態2のハードウェア診断方法を実現するハードウェア診断装置の構成を示すブロック構成図である。図3において図

19

1と同一または相当の部分については同一の符号を付し説明を省略する。図において5および6はシステムバス2に接続された同種あるいは異種の入出力装置（以下、I/Oという）、5aはI/O5に搭載されているマイクロプロセッサ（優先順位決定手段）である。5bはI/O5に搭載されているROMであり、自分以外の他のI/Oに対する診断プログラムが格納されている。6aはI/O6に搭載されているマイクロプロセッサ（優先順位決定手段）である。6bはI/O6に搭載されているROMであり、自分以外の他のI/Oに対する診断プログラムが格納されている。

【0052】次に、動作について説明する。この実施の形態のハードウェア診断方法では、バス監視装置4は制御線をモニタリングしており、あらかじめタイマ4cに設定しておいたタイムアップ時間に相当する所定の時間、システムバス2に対するアクセスがないときにはステータスレジスタ4bへアクセスがないことを示すステータス情報を設定し、さらにI/O5およびI/O6に割り込みを発行する。I/O5とI/O6との間にはバス監視装置4が発行した割り込みに対する優先順位付けが行われており、この実施の形態では、I/O5の方がI/O6に比べて優先順位が高い。従ってI/O5がバス監視装置4の発行した割り込みを受信すると、I/O5はROM5bに格納されている診断プログラムを実行しI/O6の診断を行う。I/O6の診断が終了すると、I/O6はI/O5による診断が終了したことを知り、今度は逆にI/O6からI/O5に対してROM6bに格納されている診断プログラムを使用して実行する。

【0053】また、前記実施の形態1と同様に、この診断プログラムでも自己診断中のエラーをシステムエラーとして報告しないように、自己診断中であることを示すフラグを診断を行っているI/Oのマイクロプロセッサの所定のレジスタへ実行開始時にセットしておき、自己診断が終了すれば解除する。また、自己診断中にシステムバス上でアクセスが発生した場合には、これをバス監視装置4が診断を行っているI/Oへ通知し、通知を受けたI/Oは診断プログラムの実行を中断し、前記セットしたフラグを解除して通常のアクセスを優先する。また、バス監視装置4は診断プログラムが実行されていることを示すLEDを点滅させ、発生した故障についてのエラーログデータを残すと共に故障発生を示すLEDを点灯させる。

【0054】図4は、上述した一連の処理動作を示すフローチャートである。このフローチャートによれば、バス監視装置4の制御線監視部4aはI/O5、6と接続するシステムバス2の制御線を監視し（ステップST21）、前記所定の時間アクセスがない状態にあるかないかを判断しており（ステップST22）、前記所定の時間アクセスがない状態にあると判断したときには、アク

20

セスがない状態にあることを示すステータス情報をステータスレジスタ4bへ設定し（ステップST23）、I/O5、6に対し割り込みを発行する（ステップST24）。

【0055】このバス監視装置4の制御線監視部4aから発行された割り込みを検出したI/O5は（ステップST25）、診断中であることを示すフラグをマイクロプロセッサ5aの所定のレジスタへセットし（ステップST26）、ROM5bに予め格納されているI/O6を診断するための診断プログラムを実行し、I/O6の診断を開始する（ステップST27）。この診断プログラムでは、まずI/O5、6に接続するシステムバス2上でアクセスが発生していない状態であるか否かを判断し（ステップST28）、アクセスがあれば前記ステップST27で開始した診断プログラムの実行を強制的に終了させる（ステップST39）。そして、前記ステップST26においてセットした診断中であることを示すフラグを解除する（ステップST40）。

【0056】一方、バス監視装置4はステータスレジスタ4bへシステムバス2上でアクセスが発生した状態にあることを示すステータス情報を設定し（ステップST41）、診断を強制終了した過程でのログデータをメモリへ書き込む（ステップST42）。このメモリは図示していないがステータスレジスタ4bが設定されているメモリの所定の領域である。

【0057】一方、ステップST28において前記制御線へのアクセスがない状態であると判断したときには、前記ステップST27において開始したI/O6の診断を続行し前記診断プログラムに従って所定の手順でエラーが発生するかしないかを判定する（ステップST29）。エラーが発生しないと判断したときにはI/O6は正常に動作すると判断して診断を終了する（ステップST35）。そして、前記ステップST26においてセットした診断中であることを示すフラグを解除し（ステップST36）、I/O6に対し割り込みを発行して（ステップST37）、前記終了させた診断についてのログデータを前記メモリへ書き込む（ステップST38）。

【0058】また、I/O5からステップST37において発行された割り込みを受信したI/O6は（ステップST25）、自分に対する診断が終了したことを知り、ステップST26以降の処理を行い、今度はI/O5あるいは他のI/Oの診断を行う。

【0059】また、ステップST29においてエラーが発生したとI/O5が判断したときには、I/O5は実行中の診断プログラムを強制的に終了させ（ステップST30）、I/O5はバス監視装置4へ割り込みを発行し（ステップST31）、ステップST26でセットした診断中であることを示すフラグを解除する（ステップST32）。

21

【0060】ステップST31でI/O5から発行された割り込みを受信したバス監視装置4は、ステータスレジスタ4bへ診断が強制的に終了している状態にあることを示すステータス情報を設定し（ステップST33）、さらにエラーログデータの書き込みを前記メモリに対し行う（ステップST34）。

【0061】以上のように、この実施の形態2によればシステムバス2上の制御線を監視することでアクセスが所定の時間ない状態を検出するバス監視装置と、各I/Oにマイクロプロセッサと他のI/Oを診断するための診断プログラムを格納したROMとを搭載し、アクセスがないときに自動的に各I/Oが他のI/Oに対し診断を実行するように構成したので、I/O間での診断をCPU1に負担をかけることなく行うことができる効果がある。

【0062】実施の形態3。図5は、この実施の形態3のハードウェア診断方法を実現するハードウェア診断装置の構成を示すブロック構成図である。図5において図1と同一または相当の部分については同一の符号を付し説明を省略する。この実施の形態では、前記実施の形態1および実施の形態2において示したバス監視装置の機能を各I/Oに備えるように構成する。図において、7と9は入出力装置（以下、I/Oという）であり、説明上2つのI/O7、9のみを示しているが他に複数あってもよい。7aはI/O7に搭載されたマイクロプロセッサ（優先順位決定手段）、7bは他のI/O、この場合はI/O9を診断するための診断プログラムを格納したROM、8はI/O7に設けられたバス監視装置であり、システムバス2の制御線を監視することでアクセスが所定の時間ない状態を検出する制御線監視部（アクセス監視手段）8aとステータスレジスタ8bと、前記所定の時間の経過を検出するための前記所定の時間に相当するタイムアップ時間情報が設定されたタイマ8cとを備えている。

【0063】9aはI/O9に搭載されたマイクロプロセッサ（優先順位決定手段）、9bは他のI/O、この場合はI/O7を診断するための診断プログラムを格納したROM、10はI/O9に設けられたバス監視装置であり、システムバス2の制御線を監視し所定の時間アクセスがない状態を検出する制御線監視部（アクセス監視手段）10aとステータスレジスタ10bと、前記所定の時間の経過を検出するための前記所定の時間に相当するタイムアップ時間情報が設定されたタイマ10cとを備えている。なお、前記所定の時間に対応したタイムアップ時間情報は夫々のシステムに応じて異なった値であると共に、診断を行うI/Oの優先度に応じて異なっている。つまり優先度の高いI/Oのタイマに設定されているタイムアップ時間情報は優先度の低いI/Oのタイマに設定されているタイムアップ時間情報に比べて短く設定されており、優先度の高いI/Oほど短い。この

22

結果、I/O7がI/O9よりも優先度が高い場合に制御線へのアクセスがない状態がI/O7のタイマ8cがタイムアップする時間以上続くと、優先度の高いI/O7から先に割り込みが発行され、この割り込みを受け付けたI/O9からI/O7に対する診断が優先して行われる。

【0064】次に、動作について説明する。I/O7およびI/O9の制御線監視部8a、10aはシステムバス2の制御線をモニタリングしている。そして、あらかじめシステムに応じて設定されている所定の時間、各タイマ毎にそのI/Oの優先度に応じて設定されている制御線へのアクセスがない状態が持続する時間を規定するタイムアップ時間、制御線に対するアクセスがない状態が続くと、各I/O7、9のステータスレジスタ8b、10bにはアクセスがない状態を示すステータス情報が設定され、I/O7、9はそれぞれ割り込みを発行することになるが、タイマ8c、10cには、自I/Oの優先度に応じたタイムアップ時間があらかじめ設定されており、この場合I/O7の診断をI/O9の診断に対し優先させるタイムアップ時間が各タイマ8c、10cに設定されているため、I/O7はI/O9より先に割り込みを発行することになり、このI/O7が発行した割り込みを受け付けたI/O9によりI/O7が優先して診断されることになる。

【0065】図6は、上述した一連の動作を示すフローチャートであり、以下このフローチャートに従って動作を説明する。このフローチャートによれば、各I/O7、9のバス監視装置8、10の制御線監視部8a、10aはI/O7、9と接続するシステムバス2の制御線をそれぞれ監視しており（ステップST51）、自I/Oのタイマに設定されているタイムアップ時間を基に前記所定の時間アクセスがない状態にあるかないか判断している（ステップST52）。アクセスがない状態が一定の時間持続すると、I/O7の診断をI/O9に優先させるタイムアップ時間情報が各タイマ8c、10cにそれぞれ設定されているため、前記アクセスがない状態がタイマ8cのタイムアップする時間を越えた時点でI/O7からI/O9へ割り込みが発行される（ステップST53）。

【0066】そして、このI/O7が発行した割り込みはI/O9により受け付けられ（ステップST54）、I/O9はアクセスがない状態を示すステータス情報をステータスレジスタ10bへ設定し（ステップST55）、さらに診断中であることを示すフラグを所定のレジスタへセットし（ステップST56）、ROM9bに予め格納されている診断プログラムを実行し、I/O7の診断を開始する（ステップST57）。

【0067】この診断プログラムでは、まずI/O7、9に接続するシステムバス2上で他のアクセスが発生していない状態であるか否か、つまりアクセスのない状態

23

がこの時点でも続いているか判断し(ステップST58)、アクセスがあれば前記ステップST57で開始した診断プログラムの実行を強制的に終了させる(ステップST65)。そして、前記ステップST55においてステータスレジスタ10bへ設定したステータス情報をアクセスがある状態を示すステータス情報へ設定し直し(ステップST66)、さらに前記ステップST56においてセットしたフラグを解除し(ステップST67)、診断を強制的に終了した過程のログデータをメモリへ書き込み(ステップST68)、処理を終了する。なお、この場合のメモリは図示していないが、ステータスレジスタ10bが設定されるメモリの所定の領域である。

【0068】一方、ステップST58においてアクセスがない状態が続いていると判断したときには、前記ステップST57において開始したI/O7の診断を続行し前記診断プログラムに従って所定の手順でエラーが発生するかしらないかを判定する(ステップST59)。エラーが発生しないと判断したときにはI/O7は正常に動作すると判断して診断を終了する(ステップST60)。そして、前記ステップST55においてステータスレジスタ10bへ設定したステータス情報を診断が正常に終了したことなどを示すステータス情報へ設定し直し(ステップST61)、さらに前記ステップST56においてセットした診断中であることを示すフラグを解除し(ステップST62)、他のI/OつまりI/O7に対し割り込みを発行すると共に(ステップST63)、前記終了させた診断についてのログデータを前記メモリへ書き込む(ステップST64)。この場合、ステップST63でI/O7に対し割り込みを発行するのではなく、I/O7以外の他のI/Oへ割り込みを発行することにしてもよい。

【0069】また、ステップST59においてエラーが発生したと判断したときには、実行中の診断プログラムを強制的に終了させ(ステップST70)、ステップST56でセットした診断中であることを示すフラグを解除し(ステップST71)、他のI/OつまりI/O7に対し割り込みを発行する(ステップST72)。

【0070】I/O7ではI/O9が発行した割り込みを基に、ステータスレジスタ8bへエラーが発生したことを示すステータス情報を設定し(ステップST73)、さらにエラーログデータの書き込みをバス監視装置8のステータスレジスタ8bが設定されている図示していないメモリの所定の領域へ行い(ステップST74)、処理を終了する。

【0071】なお、I/O7は、ステップST63でI/O9が発行する割り込みを受信したときには(ステップST54)、自I/Oについて正常であるとの診断結果が得られた場合であるからステータスレジスタ8bへ制御線へのアクセスがない状態や正常であるとの診断結

24

果が得られたことを示すステータス情報を設定し(ステップST55)、さらに診断中であることを示すフラグを所定のレジスタへセットし(ステップST56)、今度はI/O7からI/O9に対する診断を開始し(ステップST57)、ステップST58以降の処理を実行する。

【0072】以上のように、この実施の形態3によれば各I/Oにシステムバス2の制御線を監視することでアクセスが所定の時間ないことを検出するバス監視機能を備え、さらに各I/O毎に他のI/Oとの間での優先順位を予め決めておき、各I/Oが相手のI/Oに対し診断を行う構成にしたので、診断を行う際のCPU1の負担が軽減され、さらに各I/Oの優先順位は各I/Oのタイマに設定したタイムアップ時間情報を基に決定されるのでハードウェア的に決定される場合に比べて診断システムとしての自由度が向上する効果がある。

【0073】実施の形態4. 図7は、この実施の形態4のハードウェア診断方法の構成を示すブロック構成図である。図7において図1と同一または相当の部分については同一の符号を付し説明を省略する。この実施の形態では、前記実施の形態1において示したバス監視装置にマイクロプロセッサと診断プログラムを格納したROMとを設ける。図において、12はバス監視装置、12aはシステムバス2の制御線を監視し、アクセスが所定の時間ない状態を検出する制御線監視部(アクセス監視手段)、12bはステータス情報を格納するステータスレジスタ、12cは前記所定の時間の経過を検出するための前記所定の時間に相当するタイムアップ時間情報が設定されたタイマ、12dは前記マイクロプロセッサ(優先順位決定手段)、12eは診断プログラムを格納した前記ROMである。なお、前記所定の時間は夫々のシステムに応じて異なった値である。

【0074】次に、動作について説明する。制御線監視部12aでは、I/O3に接続するシステムバス2の制御線をモニタリングしており、前記所定の時間、アクセスがない状態を検出すると、ROM12eに格納してある診断プログラムを起動し、バス監視装置12によるI/O3の診断を行う。この実施の形態の診断プログラムにおいても自己診断中のエラーをシステムエラーとして報告しないように、自己診断中であることを示すフラグを実行開始時に所定のレジスタへセットしておき、自己診断が終了すれば解除する。また、自己診断中に他の何らかのアクセスがシステムバス2上で発生した場合には診断プログラムの実行を中断し、前記フラグを解除して通常のアクセスを優先する。バス監視装置12は、また、診断プログラムが実行されると自己診断中であることを示すLEDを点滅させ、故障が発生した場合はエラーログを残すと共にI/O3の故障発生を示すLEDを点灯させる。

【0075】図8は、上述した一連の動作を示すフロー

25

チャートであり、以下このフローチャートに従って動作を説明する。このフローチャートによれば、バス監視装置12の制御線監視部12aはI/O3に接続する制御線をモニタしており(ステップST81)、所定の時間、アクセスがない状態が続くか監視している(ステップST82)。アクセスがない状態が前記所定の時間続くと、ステータスレジスタ12bへ前記所定の時間アクセスがない状態であることを示すステータス情報を設定し(ステップST83)、さらに診断中であることを示すフラグを所定のレジスタにセットし(ステップST84)、I/O3を診断する診断プログラムを起動させる(ステップST85)。この診断プログラムでは、先ずCPU1とI/O3とを接続するシステムバス2上に他のアクセスが発生していないかを判断する(ステップST86)。アクセスが発生したと判断したときには、前記ステップST85で起動した診断プログラムを強制的に終了させる(ステップST92)。そして、前記ステップST84でセットした診断中であることを示すフラグを解除する(ステップST93)。

【0076】そして、制御線をモニタしているバス監視装置12の制御線監視部12aは、アクセスが発生したことを示すステータス情報をステータスレジスタ12bへ設定し(ステップST94)、診断を強制的に終了した過程のログデータの書き込みをメモリに対し行う(ステップST95)。このメモリは、図示していないが、ステータスレジスタ12bなどが設定されているメモリの所定の領域を指す。

【0077】一方、ステップST86においてアクセスが発生していないと判断したときには、前記ステップST85で起動した診断プログラムを実行し、所定の手順でI/O3にエラーが発生するかしないかを判断する(ステップST87)。エラーが発生しないときには、正常と判断して診断プログラムを終了させ(ステップST88)、前記ステップST84でセットしたフラグを解除し(ステップST89)、診断が正常に終了していることを示すステータス情報をステータスレジスタ12bへ設定し(ステップST90)、さらに正常に行われた診断についてのログ情報の書き込みを前記メモリに対し行い(ステップST91)、処理を終了する。

【0078】また、ステップST87において診断の対象となったI/O3にエラーが発生したときには実行中の診断プログラムを強制的に終了させ(ステップST96)、ステップST84でセットしたフラグを解除し(ステップST97)、診断が強制的に終了していることやI/O3にエラーが発生したことを示すステータス情報をステータスレジスタ12bへ設定し(ステップST98)、さらにエラーが発生した診断についてのエラーログ情報を前記メモリへ書き込み(ステップST99)、処理を終了する。

【0079】なお、この一連の動作において各I/Oに

26

対しバス監視装置12から同時に診断を行うことはできないので、夫々のI/Oには診断についての優先順位が予め設定されており、この設定されている優先順位に従って各I/Oは診断される。

【0080】あるいはまた、バス監視装置12による診断時にマイクロプロセッサ12dによりアドレスバス上に出力されるアドレスにより各I/Oが選択され、この選択順序に従ってそれぞれのI/Oに対し順次診断が行われる。

10 【0081】以上のように、この実施の形態4によればバス監視装置12にマイクロプロセッサ12dを搭載し、ROM12eに格納した診断プログラムを使用してバス監視装置12から各I/O3の診断を行うことにより、CPU1に全く負担をかけずに各I/O3の診断を行うことができる効果がある。

【0082】実施の形態5。図9は、この実施の形態5のハードウェア診断方法を実現するハードウェア診断装置の構成を示すシステム構成図である。この実施の形態のハードウェア診断装置では、各I/OがCPU19から送られてくるコマンドに従って予め決められている項目について自己診断を行う。図において、19はCPU、20はシステムバス、21~24はシステムバス20に接続するそれぞれ異なった種類の入出力装置(以下、I/Oという)である。

20 【0083】このハードウェア診断装置では、例えば図10に示すようにコマンド番号を各I/Oの共通のテスト項目に対応させてあらかじめ決めておき、ユーザは実施したいテスト項目に従ってコマンド番号をCPU19から入力するだけで異なる全てのI/Oに対する診断を行うことができるようにする。このため、各I/Oにはマイクロプロセッサと、システムバス20上でアクセスが発生しておらず自己診断のためのデータ以外の授受が行われていない状態が所定の時間続いているのを検出する制御線監視部およびタイマと、自己診断を行うための前記コマンド番号を識別し、該識別したコマンド番号に応じて実行する診断プログラムを格納したROMと、自己I/Oについての診断結果を保存するステータスレジスタとを設けておく。また、CPU19が各I/Oからステータスを読み込むコマンド番号も各I/O共通に予め決めておく。

40 【0084】従って、全I/Oの制御線監視部がシステムバス20上でアクセスが発生していない状態を検出していることを条件に、CPU19が図10に示すコマンドをシステムバス20へ出力すると、各I/OはCPU19から送られてきたコマンドに従った自己診断を実行し、この自己診断が終了するとそれぞれのI/Oは割り込みを発行してCPU19へ通知する。このとき、各I/Oは診断結果が「OK」か「NG」であるかを固定長のステータスとして前記ステータスレジスタへ保存しているため、CPU19からコマンド番号「3」を各I/O

Oへ送出することによってCPU19は各I/Oから診断結果を読み取ることが可能になる。

【0085】なお、この一連の動作において各I/Oが同時にCPU19に対し割り込みを発行する場合に備えて、同時に割り込みを発行したI/OがあるときにどのI/Oからの割り込みを優先するかを決めるための優先順位が予め設定されている。また、各I/Oのステータスレジスタに保存されている診断結果をCPU19が読み取る際にも、予め設定されている優先順位に従って読み取ることになる。

【0086】以上のように、この実施の形態5のハードウェア診断方法によれば、予めテスト項目毎に定めたコマンド番号を利用することによって、一つのコマンドで異なった種類の全I/Oに対し前記コマンドに対応する項目の自己診断を各I/Oにおいて行い、その診断結果も容易に各I/Oから読み出すことができる効果がある。

【0087】実施の形態6. 図11は、この実施の形態6のハードウェア診断方法を説明するためのブロック図である。図において、31はCPU、32はシステムバス、33はCPU31にディスク装置35を接続するための計算機システム側のインターフェース、34はディスク装置35側のインターフェースである。従来、このように構成されているシステムでは、CPU31からはインターフェース34およびディスク装置35それぞれの診断を行うことができず、インターフェース33、インターフェース34、ディスク装置35を一つのハードウェアとして診断を行っている。このため、このインターフェース33、インターフェース34、ディスク装置35のいずれかで故障が発生したような場合にはどこで故障が発生したかを識別することが困難である。

【0088】この実施の形態では、先ずインターフェース33のみの折り返しテストによるインターフェース33についての診断（（1）の経路）を行い、インターフェース33について正常であるとの診断結果が得られたときには、さらにインターフェース33とインターフェース34とを一体的に捉えた折り返しテストによるインターフェース33とインターフェース34についての診断（（2）の経路）を行う。この結果、インターフェース33とインターフェース34とについて正常であるとの診断結果が得られたときには、さらにインターフェース33とインターフェース34とディスク装置35とを一体的に捉えた折り返しテストによるインターフェース33とインターフェース34とディスク装置35についての診断（（3）の経路）を行う。

【0089】このような診断を行うことにより、例えばインターフェース34で異常が発生している場合には、経路（1）による折り返しテストの診断結果は「正常」、経路（2）による折り返しテストの診断結果は「異常」となり、経路（2）による折り返しテストを行

った時点でインターフェース34に異常があることが判明することになる。

【0090】このような折り返しテストによる診断を通常のアクセスが行われている間に自動的に行うためには、各インターフェースおよびそれらインターフェースによりCPU31に接続される装置、この場合にはディスク装置35であるが、これらインターフェースや装置がマイクロプロセッサあるいはそれに代る機能や診断プログラムを搭載している必要がある。また、CPU31とディスク装置35などとの間で通常のアクセスによるデータの授受が行われていないことを検出する前記実施の形態1から実施の形態5で説明したバス監視装置をこれらインターフェース33、34、ディスク装置35に設ける必要がある。

【0091】このように構成することで、システムバス32に接続されたインターフェース33、インターフェース34、ディスク装置35それぞれに対する診断を行うことができ、診断が行われるシステムが階層化されていてもどの階層で発生した故障かを容易に識別することができる効果がある。

【0092】なお以上説明した実施の形態5ではCPU31に接続される装置はディスク装置であったが、他の装置、例えばプリンタやCD-ROMなどの記憶装置であってもよく、インターフェースによりCPU31と接続される装置であればよい。

【0093】実施の形態7. 図12は、この実施の形態7のハードウェア診断方法を説明するためのブロック図である。図において、41はCPU、42はシステムバス、43はCPU41にディスク装置45を接続するための計算機システム側のインターフェースであり、ディスク装置45の動作制御に必要なコントロール信号やステータス信号をCPU41とディスク装置45との間で入出力するためのI/Oポートを含む。また44はディスク装置45側のインターフェースであり、前記インターフェース43と同様にディスク装置45の動作制御に必要なコントロール信号やステータス信号をCPU41とディスク装置45との間で入出力するためのI/Oポートを含む。45はディスクから読み出され、あるいはディスクへ書き込まれるデータをCPU41との間で送受信するための送受信用インターフェースを含むディスク装置である。これらインターフェース43、44およびディスク装置45は診断を行うために必要なデータをCPU41との間で送受信し、自己診断を行う機能を有しており、このためのマイクロプロセッサおよび自己診断プログラムを格納したROM、さらに自己診断用のデータ以外の通常のアクセスによるデータの授受が所定の時間行われていない状態を検出する制御線監視部、ステータスレジスタ、タイマなどを備えており、CPU41側から見た場合に3階層化されている。

【0094】47はシステムバス42に接続された入出

力装置（以下、I/Oという）、48はメモリアンターフェース、49はメモリであり、これらI/O47、メモリアンターフェース48、メモリ49も自己診断を行う機能を有しており、このためのマイクロプロセッサおよび自己診断プログラムを格納したROM、さらに自己診断用のデータ以外の通常のアクセスによるデータの授受が所定の時間行われていない状態を検出する制御線監視部やタイマ、自己診断結果を保存するステータスレジスタなどを備えている。

【0095】また、前記実施の形態5で説明したように、インターフェース43、44、ディスク装置45、I/O47、メモリアンターフェース48、メモリ49は、それぞれCPUが発行するコマンドに応じて前記診断プログラムの実行により行う自己診断の項目が予め決められており、自己診断結果は夫々のステータスレジスタへ保存される。

【0096】次に、動作について説明する。システムバス42へ接続された前記インターフェース43、44、ディスク装置45、I/O47、メモリアンターフェース48、メモリ49などの各装置の制御線監視部がシステムバス42上でアクセスが所定の時間発生していない状態を検出していることを条件に、CPU41が所定のコマンドを出力すると、インターフェース43、I/O47、メモリアンターフェース48はCPU41から送られてきたコマンドに従った自己診断を実行し、この自己診断が終了するとそれぞれの装置は割り込みを発行してCPU41へ通知する。このとき、各装置は診断結果が「OK」か「NG」であるかを固定長のステータスとしてステータスレジスタへ保存しているため、CPU41から診断結果読み出し用のコマンドを各装置へ送出することによってCPU41は各装置から診断結果を読み取ることが可能になる。なお、この場合に行われる診断経路を経路（1）、経路（2）、経路（5）で示す。

【0097】この一連の動作において各装置が同時にCPU41に対し割り込みを発行する場合に備えて、同時に割り込みを発行した装置があるときにどの装置からの割り込みを優先するかを決めるための優先順位が予め設定されており、また、各装置のステータスレジスタに保存されている診断結果をCPU41が読み取る際にも予め設定されている優先順位に従って読み取ることになる。

【0098】このようにして行った自己診断結果がすべて「正常」である場合には、CPU41はさらに、今度はインターフェース44とメモリ49に対する診断を行う。この診断は、インターフェース43とインターフェース44とを一体的に捉えたインターフェース44についての診断（（3）の経路）および、メモリアンターフェース48とメモリ49とを一体的に捉えたメモリ49についての診断（（6）の経路）である。

【0099】この結果、インターフェース44とメモリ

49について正常であるとの診断結果が得られたときには、さらにディスク装置45の診断を行う。この診断はインターフェース43とインターフェース44とディスク装置45とを一体的に捉えた診断（（4）の経路）である。

【0100】以上説明したように、階層化されたシステムの各階層を上位から順次診断することで、故障が発生した箇所がどの階層の装置であるかを確実に識別できる効果がある。

【0101】実施の形態8。図13は、この実施の形態8のハードウェア診断方法を実現するハードウェア診断装置の構成および診断処理動作を示すブロック図である。図13において図12と同一または相当の部分については同一の符号を付し説明を省略する。図において、51はバス監視装置、51aはシステムバス42の制御線を監視し、アクセスが所定の時間ない状態を検出する制御線監視部、51bはステータス情報を格納するステータスレジスタ、51cは前記所定の時間の経過を検出するための前記所定の時間に相当するタイムアップ時間情報が設定されたタイマ、51dはバス監視装置51に搭載されたマイクロプロセッサ（優先順位決定手段）、51eは診断プログラムを格納したROMである。なお、前記所定の時間は夫々のシステムに応じて異なった値である。

【0102】次に、動作について説明する。この実施の形態8のハードウェア診断装置では、システムバス42に接続されたバス監視装置51に、前記実施の形態4と同様に制御線監視部51a、ステータスレジスタ51b、タイマ51c、マイクロプロセッサ51d、ROM51eを設け、バス監視装置51からCPU41に負担をかけることなくインターフェース43、44、ディスク装置45、I/O47、メモリアンターフェース48、メモリ49の各診断を行う。但し、インターフェース43、44、ディスク装置45、I/O47、メモリアンターフェース48、メモリ49には、前記実施の形態7のようにマイクロプロセッサや診断プログラムは搭載されていないので、I/O47、階層化されたインターフェース43とインターフェース44とディスク装置45、同様に階層化されたメモリアンターフェース48とメモリ49とに対し異なった診断を行う必要があり、このためバス監視装置51のマイクロプロセッサ51dはインターフェース43、インターフェース44、ディスク装置45とI/O47とメモリアンターフェース48、メモリ49とをそれぞれ識別し、識別した装置毎の診断プログラムを実行し診断を行う。

【0103】このため、前記実施の形態4で説明したように、インターフェース43、インターフェース44、ディスク装置45と、I/O47と、メモリアンターフェース48、メモリ49とに対しそれぞれ診断についての優先順位を予め設定しておき、この設定されている優

31

先順位に従って前記各装置は診断される。

【0104】あるいはまた、バス監視装置51による診断時にマイクロプロセッサ51dによりアドレスバス上に出力されるアドレスによりシステムバス42に接続された最上位のI/O47とインターフェース43とメモリインターフェース48とが選択されるようにして、この選択順序に従ってI/O47、インターフェース43、メモリインターフェース48それぞれを最上位とする階層に対し順次診断が行われる。

【0105】制御線監視部51aはシステムバス42の制御線をモニタリングしており、前記所定の時間、アクセスがない状態を検出すると、ROM51eに格納してある診断プログラムを起動し、バス監視装置51によるインターフェース43、44、ディスク装置45、I/O47、メモリインターフェース48、メモリ49などの各装置の診断を行う。この場合、バス監視装置51は、自己診断中のエラーをシステムエラーとして報告しないように、自己診断中であることを示すフラグを実行開始時に所定のレジスタへセットしておき、自己診断が終了すれば解除する。また、自己診断中に診断プログラム実行によるアクセス以外の何らかのアクセスがシステムバス42上で発生した場合には診断プログラムの実行を中断し、前記フラグを解除して通常のアクセスを優先する。バス監視装置51は、また、診断プログラムが実行されると自己診断中であることを示すLEDを点滅させ、故障が発生した場合はエラーログを残すと共にインターフェース43、44、ディスク装置45、I/O47、メモリインターフェース48、メモリ49などの装置で故障が発生したことを示すLEDを点灯させる。

【0106】また、インターフェース43、インターフェース44、ディスク装置45、メモリインターフェース48、メモリ49などの装置は階層化されているので、前記実施の形態6、実施の形態7で説明したように上位の階層の装置から順次診断を行う必要があるが、前記装置へ自己診断を指示するコマンドはバス監視装置51のマイクロプロセッサ51dから出力され、診断結果が「異常」と判定されたときにシステム全体の処理動作はCPU41が行う。

【0107】以上、説明したように、異なった種類のインターフェースなど複数の装置が階層化されているシステムにおいて、システムバスへの通常のアクセスがないときに各階層毎の診断をバス監視装置51から自動的に行い、各階層を構成するそれぞれの装置を上位から順に診断することにより、階層化された複数の装置のどれが故障しているかを識別し特定できる効果がある。

【0108】

【発明の効果】以上のように、請求項1記載の発明によれば、システムバスの制御線を監視し、アクセスが所定の時間ない状態を検出することで生成された割り込み信号によりCPUが診断プログラムを実行し、前記アクセ

32

スのないときに入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断を行うように構成したので、前記診断の実行が前記アクセスに優先して行われることがなく、前記CPUおよび前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースなどにおける本来の通常動作は従来通り行われ、前記アクセスのない状態の検出は前記CPUの負担にならず、前記アクセスのない時間を有効に利用した効率的な診断を行うことができる効果がある。

10 【0109】請求項2記載の発明によれば、診断プログラムが実行されて開始された診断の最初に、システムバスの状態からアクセスのないことが検出されたことを示す通知により、CPUは前記システムバス上での各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った診断を進めるように構成したので、前記アクセスのない状態の検出は前記CPUが行うのではなく前記通知により得られ、前記診断プログラム実行中のCPUの負担にならず、また、前記CPUおよび入出力装置あるいは入出力制御装置あるいは各種インターフェースにおける本来の通常動作の妨げになることがなく、前記アクセスのない時間を有効に利用した効率的な診断を行うことができる効果がある。

20 【0110】請求項3記載の発明によれば、診断プログラム実行による診断開始の最初にシステムバスの状態から検出されるアクセスがあることを示す通知によりCPUが前記システムバス上での各種データの授受があることを確認したときには、前記開始した診断プログラムの実行を強制的に終了するように構成したので、前記アクセスのあることの検出は前記CPUが行うのではなく前記通知により得られ、前記診断プログラム実行中のCPUの負担にならず、また、前記診断プログラムの実行は前記アクセスが検出されたときには強制的に終了されることになり、前記CPUおよび入出力装置あるいは入出力制御装置あるいは各種インターフェースにおける本来の通常動作の妨げになることがなく、前記アクセスのない時間を有効に利用した効率的な診断を行うことができる効果がある。

30 【0111】請求項4記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断の際のログデータを、割り込み信号の発生側で保存するように構成したので、前記診断により異常が検出されたとき、あるいは前記診断が途中で強制的に終了したような前記診断に際してのログを確実に残すことができる効果がある。

40 【0112】請求項5記載の発明によれば、CPU、システムバスを介して前記CPUと接続する入出力装置あるいは入出力制御装置あるいは各種インターフェース以外に備えられたアクセス監視手段が前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出したときに、前記アクセス監視手段同様、前記入

出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース以外に備えられたマイクロプロセッサは診断プログラムを実行し、前記アクセスがないときに前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースを診断するように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースの診断における前記CPUの介入が不要になり、前記診断実行に際してのCPUの負担がなくなる効果がある。

【0113】請求項6記載の発明によれば、CPU、システムバスを介して前記CPUと接続する入出力装置あるいは入出力制御装置あるいは各種インターフェース以外に備えられたマイクロプロセッサは、診断プログラムによる診断開始の最初にアクセスがないことを確認し、該確認後に前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対する診断を進めるように構成したので、前記診断プログラムによる診断開始の直後に前記アクセスが発生していても即座に前記開始した診断を中止することができ、前記診断プログラムの実行はCPUの負担にならず、また、前記アクセスは前記診断プログラムの実行に優先して行われることになり、前記CPUおよび前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースにおける本来の通常動作の妨げになることがなく、前記アクセスのない時間を有効に利用した効率的な診断を行うことができる効果がある。

【0114】請求項7記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断結果を、CPU、システムバスを介して前記CPUと接続する入出力装置あるいは入出力制御装置あるいは各種インターフェース以外に備えられたマイクロプロセッサ側のメモリに保存するように構成したので、前記診断の実行および前記診断結果の保存の実行をCPUが行う必要がなくなり、前記診断実行に際しての前記CPUの負担をなくすることができる効果がある。

【0115】請求項8記載の発明によれば、システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に生成され出力された割り込み信号により前記システムバスに接続する入出力装置あるいは入出力制御装置あるいは各種インターフェースはそれぞれ自分自身に搭載されたマイクロプロセッサおよび診断プログラムにより、前記システムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置に対し診断を行うように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置は、前記システムバスの制御線を監視することで前記アクセスが所定の時間ない状態の検出結果を基に生成され出力された割り込み信号を基に、それぞれ他の入出力装置あるいは入出力制御装置あるいは各種インターフ

ェース装置に対し自分自身が保有する前記診断プログラムにより診断を行うことになり、前記診断実行に際してCPUの負担をなくすることができる効果がある。

【0116】請求項9記載の発明によれば、診断を行う順位を予め優先順位として決めておき、該優先順位に従って入出力装置あるいは入出力制御装置あるいは各種インターフェースは、それぞれ自分自身に搭載されたマイクロプロセッサおよび診断プログラムにより、システムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置はそれぞれ他の入出力装置あるいは入出力制御装置あるいは各種インターフェース装置に対し自分自身が保有する前記診断プログラムにより前記優先順位に従って診断を行うことになり、前記診断プログラム実行に際してCPUの負担をなくすることができる効果がある。

【0117】請求項10記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェースがそれぞれシステムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を出力し、前記割り込み信号を受け付けた他の入出力装置あるいは入出力制御装置あるいは各種インターフェースは前記割り込み信号を出力した前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行い、該診断終了後、該診断を行った側は割り込み信号を出力して該割り込み信号を受け付けた側から自分自身が診断されるように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース間で自分自身が保有する診断プログラムにより互に診断を行うことが可能になり、前記診断実行に際してCPUの負担をなくすることができる効果がある。

【0118】請求項11記載の発明によれば、システムバスの制御線を監視することでアクセスがない状態を検出する際の所定の時間を規定する時間データを、診断を受ける際の優先度の高さに応じて短い値に予め決めておき、診断を受ける際に優先度の高い入出力装置あるいは入出力制御装置あるいは各種インターフェースは優先度の低い入出力装置あるいは入出力制御装置あるいは各種インターフェースに比べて先に診断を受けるように構成したので、前記時間データの設定の仕方により診断を受ける入出力装置あるいは入出力制御装置あるいは各種インターフェースの優先度を自由に変えることができ、システムとしての柔軟性を向上させることができる効果がある。

【0119】請求項12記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェー

スがそれぞれシステムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を出力し、前記割り込み信号を受け付けた他の入出力装置あるいは入出力制御装置あるいは各種インターフェースは前記割り込み信号を出力した前記入出力装置あるいは入出力制御装置あるいは各種インターフェース以外に入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行い、該診断において診断対象となった前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対する診断結果が「正常」である場合に限り、前記診断終了後、該診断を行った前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースは割り込み信号を出力し、前記診断された前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース以外に入出力装置あるいは入出力制御装置あるいは各種インターフェースが前記出力された割り込み信号を受け付けることで前記診断を受けた側の当事者になっていない入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し自分自身が保有する診断プログラムを実行することで診断を行うように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースは自分自身が保有する診断プログラムにより前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースの間で診断を行うことが可能になり、前記診断実行に際してCPUの負担をなくすることができる効果がある。

【0120】請求項13記載の発明によれば、診断を行った入出力装置あるいは入出力制御装置あるいは各種インターフェースは、前記診断を行った際のログデータを所定のメモリエリアへ保存するように構成したので、ログデータの保存をCPUに負担をかけずに行うことができる効果がある。

【0121】請求項14記載の発明によれば、診断結果が「異常」と判断された診断対象となった入出力装置あるいは入出力制御装置あるいは各種インターフェースは、診断結果を「異常」と判断した前記診断を行った側の入出力装置あるいは入出力制御装置あるいは各種インターフェースが出力する割り込み信号を基に前記「異常」と判断された際のログデータを自分自身が備えるメモリの所定のエリアへ保存するように構成したので、前記「異常」と判断された際のログデータは前記「異常」と判断された入出力装置あるいは入出力制御装置あるいは各種インターフェース内に保存されることになり、診断結果の管理が容易になる効果がある。

【0122】請求項15記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェースそれぞれに対し行う診断の内容と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフ

ェースそれぞれに対し前記内容に従った診断を行うための前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに共通するコマンドを予め決めておき、システムバスを介して接続するCPUから前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへ与えられる前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれが前記予め決められた診断の内容に従った自己診断を診断プログラムにより行うように構成したので、1つのコマンドで前記内容に従った自己診断を全ての前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対し効率的に指示できる効果がある。

【0123】請求項16記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェースは、診断プログラムによる診断開始の最初にシステムバスの状態から通常のアクセスによる前記システムバス上の各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った診断を進めるように構成したので、前記システムバス上の各種データの授受がない状態で前記診断プログラムが開始されるため、前記診断プログラムの実行が前記診断プログラム開始直後に発生した通常のアクセスによる前記システムバス上の各種データの授受に与える影響を排除できる効果がある。

【0124】請求項17記載の発明によれば、診断プログラムを実行する入出力装置あるいは入出力制御装置あるいは各種インターフェースは、前記診断プログラムによる診断開始の最初にシステムバスの状態から前記システムバス上の各種データの授受があることを確認すると、前記開始した診断プログラムの実行を強制的に終了するように構成したので、診断が開始された直後に通常のアクセスにより前記システムバス上で各種データの授受があるときには、即座に前記開始した診断を中止し、前記通常のアクセスを優先することができ、前記診断の実行が前記通常のアクセスによるシステムバス上の各種データの授受に与える悪影響を排除できる効果がある。

【0125】請求項18記載の発明によれば、システムバスの制御線および、階層化されて接続されている入出力装置あるいは入出力制御装置あるいは各種インターフェース間での各種データの授受の状態を監視することでアクセスが所定の時間ない状態をCPUが検出し、前記アクセスがないときに前記CPUは診断プログラムを実行し、前記階層化されて接続されている入出力装置あるいは入出力制御装置あるいは各種インターフェースを上位の階層から下位の階層への順で診断を行うように構成したので、階層化されて接続されているそれぞれの入出力装置あるいは入出力制御装置あるいは各種インターフェースに対する診断を行うことができる効果がある。

【0126】請求項19記載の発明によれば、システム

37

バスに直接接続される入出力装置あるいは入出力制御装置あるいは各種インターフェース、階層化されている場合には最上位の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し、それぞれ行う診断の内容と前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれに対し前記内容に従った診断を行うための前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに共通するコマンドを予め決めておき、前記CPUから与えられる前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれが前記予め決められた診断の内容に従った自己診断を診断プログラムにより行い、前記階層化されているときには最上位の階層から下位の階層へ順次自己診断を行うように構成したので、前記システムバスに直接あるいは階層化されて接続されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれの診断を、前記CPUから与えられるコマンドに従った内容で行うことができる効果がある。

【0127】請求項20記載の発明によれば、システムバスに直接接続されている入出力装置あるいは入出力制御装置あるいは各種インターフェース、階層化されている場合には最上位の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対しそれぞれ行う診断の内容と、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対しそれぞれ前記内容に従った診断を行うための共通するコマンドを予め決めておき、前記システムバスに接続するCPU、前記入出力装置、前記入出力制御装置、前記各種インターフェース以外に備えられているマイクロプロセッサ側で前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出したときに前記マイクロプロセッサは診断プログラムを実行し、前記アクセスがないときに前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースへ前記マイクロプロセッサが与える前記コマンドにより、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれの自己診断が前記予め決められた診断の内容に従って行われ、前記階層化されている場合には、前記最上位の階層から順次下位の階層へ前記診断プログラムにより自己診断が行われるように構成したので、前記CPUを介することなく、前記システムバスに直接あるいは階層化されて接続されている前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースそれぞれの診断を、前記マイクロプロセッサから与えられるコマンドに従った内容で行うことができる効果がある。

【0128】請求項21記載の発明によれば、システムバスの制御線を監視することでアクセスが所定の時間ない状態か否かを検出するバス監視装置と、前記アクセス

38

が所定の時間ない状態を検出することで前記バス監視装置が生成した割り込み信号を受け付けたCPUが入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し診断を行うための前記CPU側に設けられた診断プログラムと、該診断プログラムの実行の際に得られたデータをログデータとして前記バス監視装置で記憶する記憶手段とを備えるように構成したので、前記アクセスのないことの検出は前記CPUが行うのではなく前記バス監視装置が行い前記CPUの負担にならず、前記CPUは前記通知により前記アクセスのないことを知ることができ、CPUの負荷を軽減できる効果がある。

【0129】請求項22記載の発明によれば、システムバスの状態からアクセスがないことを検出したときにバス監視装置から送られてくる通知により、CPUは診断プログラムによる診断開始の最初で前記システムバス上で通常のアクセスによる各種データの授受がないことを確認し、該確認後に前記開始した診断プログラムに従った処理を進めるように構成したので、前記アクセスのないことの検出は前記CPUが行うのではなく前記バス監視装置が行い、前記CPUは前記通知により前記アクセスのないことを知ることができ、前記診断プログラム実行中のCPUの負担にならず、また、前記診断プログラムの実行が前記アクセスに優先して行われることがなく、前記診断プログラムの実行が前記CPUおよび入出力装置あるいは入出力制御装置あるいは各種インターフェースにおける本来の通常動作の妨げになることがなく、前記アクセスのない時間を有効に利用した効率的な診断を行うことができる効果がある。

【0130】請求項23記載の発明によれば、バス監視装置がシステムバスの状態からアクセスがあることを検出したときには、前記バス監視装置から送られてくる通知によりCPUは診断プログラムによる診断開始の最初に前記システムバス上での各種データの授受があることを確認し、前記開始した診断プログラムの実行を強制的に終了するように構成したので、前記アクセスのあることの検出は前記CPUが行うのではなく前記バス監視装置により行われ、前記診断プログラム実行中のCPUの負担にならず、また、前記アクセスは前記診断プログラムの実行に優先して行われ前記診断プログラムは強制的に終了し、前記CPUおよび入出力装置あるいは入出力制御装置あるいは各種インターフェースにおける本来の通常動作の妨げになることがなく、前記アクセスのない時間を有効に利用した効率的な診断を行うことができる効果がある。

【0131】請求項24記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するための診断プログラムと、前記システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出する制御線監視部と、該制御線監視部が前記システムバスの制御線を監視することでアクセスが所定

の時間ない状態を検出したときに前記診断プログラムを実行し、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースを診断するマイクロプロセッサとを有したバス監視装置を備えるように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースの診断におけるCPUの介入が不要になり、前記診断実行に際しての前記CPUの負担がなくなる効果がある。

【0132】請求項25記載の発明によれば、制御線監視部がシステムバスの制御線を監視することでアクセスが所定の時間ない状態を検出したときに実行される診断プログラムにおいて、マイクロプロセッサは開始した診断の最初でアクセスがない状態であることを前記制御線監視部の前記検出結果を基に確認し、該確認後に前記診断を進めるように構成したので、前記診断プログラムによる診断開始の直後に前記アクセスが発生していても即座に前記開始した診断を中止することができ、また前記診断の実行はCPUの負担にならず、さらに前記アクセスは前記診断プログラムの実行に優先して行われ、前記CPUおよび入出力装置あるいは入出力制御装置あるいは各種インターフェースにおける本来の通常動作の妨げになることがなく、前記アクセスのない時間を有効に利用した効率的な診断を行うことができる効果がある。

【0133】請求項26記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断結果をバス監視装置が備えるマイクロコンピュータがバス監視装置へ保存するように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース診断の実行および前記診断結果の保存の実行をCPUが行う必要がなくなり、前記診断の実行に際しての前記CPUの負担をなくすることができる効果がある。

【0134】請求項27記載の発明によれば、システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出し、該検出結果を基に割り込み信号を生成し出力するバス監視装置と、入出力装置あるいは入出力制御装置あるいは各種インターフェースそれぞれに搭載され、自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するための診断プログラムおよび前記割り込み信号を受け付けることで前記診断プログラムを実行し、前記自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースを診断するマイクロプロセッサとを備えるように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置は、前記バス監視装置が前記システムバスの制御線を監視することで前記アクセスが所定の時間ない状態を検出したときに生成され出力された割り込み信号を基に、それぞれ他の入出力装置あるいは入出力制御装置あるいは各種インターフェース装置に対し自分自身が保有する前記診断プロ

グラムにより診断を行うことになり、前記診断実行に際して前記システムバスに接続されるCPUの負担をなくすることができる効果がある。

【0135】請求項28記載の発明によれば、入出力装置あるいは入出力制御装置あるいは各種インターフェースの間で診断を行う順位を予め優先順位として決めておくための優先順位決定手段を有し、該優先順位決定手段により決定されている優先順位に従って前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースにそれぞれ搭載されたマイクロプロセッサは、それぞれ自分自身に搭載された診断プログラムによりシステムバスを介して自分以外の他の前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置に対し診断を行うように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェース装置はそれぞれ他の入出力装置あるいは入出力制御装置あるいは各種インターフェース装置に対し自分自身が保有する前記診断プログラムにより前記優先順位決定手段により予め決められた優先順位に従って診断を行うことになり、前記診断実行に際してのCPUの負担をなくすることができる効果がある。

【0136】請求項29記載の発明によれば、システムバスの制御線を監視することでアクセスが所定の時間ない状態を検出する制御線監視部と、該制御線監視部の検出結果を基に割り込み信号を生成し出力し、自分以外の他の入出力装置あるいは入出力制御装置あるいは各種インターフェースから出力された割り込み信号を受け付けることで前記割り込み信号を出力した前記他の入出力装置あるいは入出力制御装置あるいは各種インターフェースに対し診断を行うマイクロプロセッサと、前記他の入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースに対し診断を行うための診断プログラムとを入出力装置あるいは入出力制御装置あるいは各種インターフェースにそれぞれ搭載するように構成したので、前記入出力装置あるいは前記入出力制御装置あるいは前記各種インターフェースは自分自身が保有する診断プログラムにより互に診断を行うことが可能になり、前記診断実行に際してのCPUの負担をなくすることができる効果がある。

【0137】請求項30記載の発明によれば、制御線監視部がシステムバスの制御線を監視することでアクセスがない状態を検出する際の所定の時間を規定する時間データが、診断の対象となる入出力装置あるいは入出力制御装置あるいは各種インターフェースの診断を受ける側の優先度の高さに応じて短い値に設定されるタイマを、CPUにシステムバスを介して接続された入出力装置あるいは入出力制御装置あるいは各種インターフェースがそれぞれ備えるように構成したので、前記時間データの設定の仕方により診断を受ける入出力装置あるいは入出力制御装置あるいは各種インターフェースの優先度を自

41

由に変えることができ、柔軟性を向上させたシステムを構築できる効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1のハードウェア診断方法を実現するためのハードウェア診断装置の構成を示すブロック構成図である。

【図2】 この発明の実施の形態1のハードウェア診断方法を実現するためのハードウェア診断装置の動作を示すフローチャートである。

【図3】 この発明の実施の形態2のハードウェア診断方法を実現するためのハードウェア診断装置の構成を示すブロック構成図である。

【図4】 この発明の実施の形態2のハードウェア診断方法を実現するためのハードウェア診断装置の動作を示すフローチャートである。

【図5】 この発明の実施の形態3のハードウェア診断方法を実現するためのハードウェア診断装置の構成を示すブロック構成図である。

【図6】 この発明の実施の形態3のハードウェア診断方法を実現するためのハードウェア診断装置の動作を示すフローチャートである。

【図7】 この発明の実施の形態4のハードウェア診断方法を実現するためのハードウェア診断装置の構成を示すブロック構成図である。

【図8】 この発明の実施の形態4のハードウェア診断方法を実現するためのハードウェア診断装置の動作を示すフローチャートである。

【図9】 この発明の実施の形態5のハードウェア診断

42

方法を実現するためのハードウェア診断装置の構成を示すブロック構成図である。

【図10】 この発明の実施の形態5のハードウェア診断方法を実現するためのハードウェア診断装置におけるコマンドと診断項目との関係を示す説明図である。

【図11】 この発明の実施の形態6のハードウェア診断方法を説明するためのブロック図である。

【図12】 この発明の実施の形態7のハードウェア診断方法を説明するためのブロック図である。

【図13】 この発明の実施の形態8のハードウェア診断方法を実現するためのハードウェア診断装置における構成および診断処理動作を示すブロック図である。

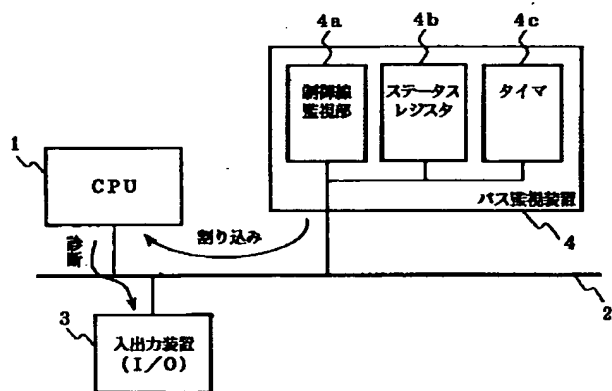
【図14】 複数の入出力装置がシステムバスを介してCPUに接続されている、従来のハードウェア診断方法が適用される計算機システムを示すブロック構成図である。

【図15】 図14に示す計算機システムをさらに拡張した計算機システムの構成を示すブロック構成図である。

【図面の簡単な説明】

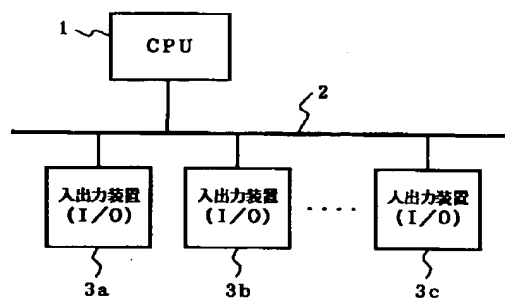
1, 19, 31, 41 CPU、2, 20, 32, 42 システムバス、3, 5~7, 9, 21~24, 47 入出力装置、4, 8, 10, 12, 51 バス監視装置、5a, 6a, 7a, 9a, 12d, 51d マイクロプロセッサ（優先順位決定手段）、8a, 10a, 12a 制御線監視部（アクセス監視手段）、8c, 10c タイマ、33, 34, 43, 44 インターフェース、49メモリ。

【図1】

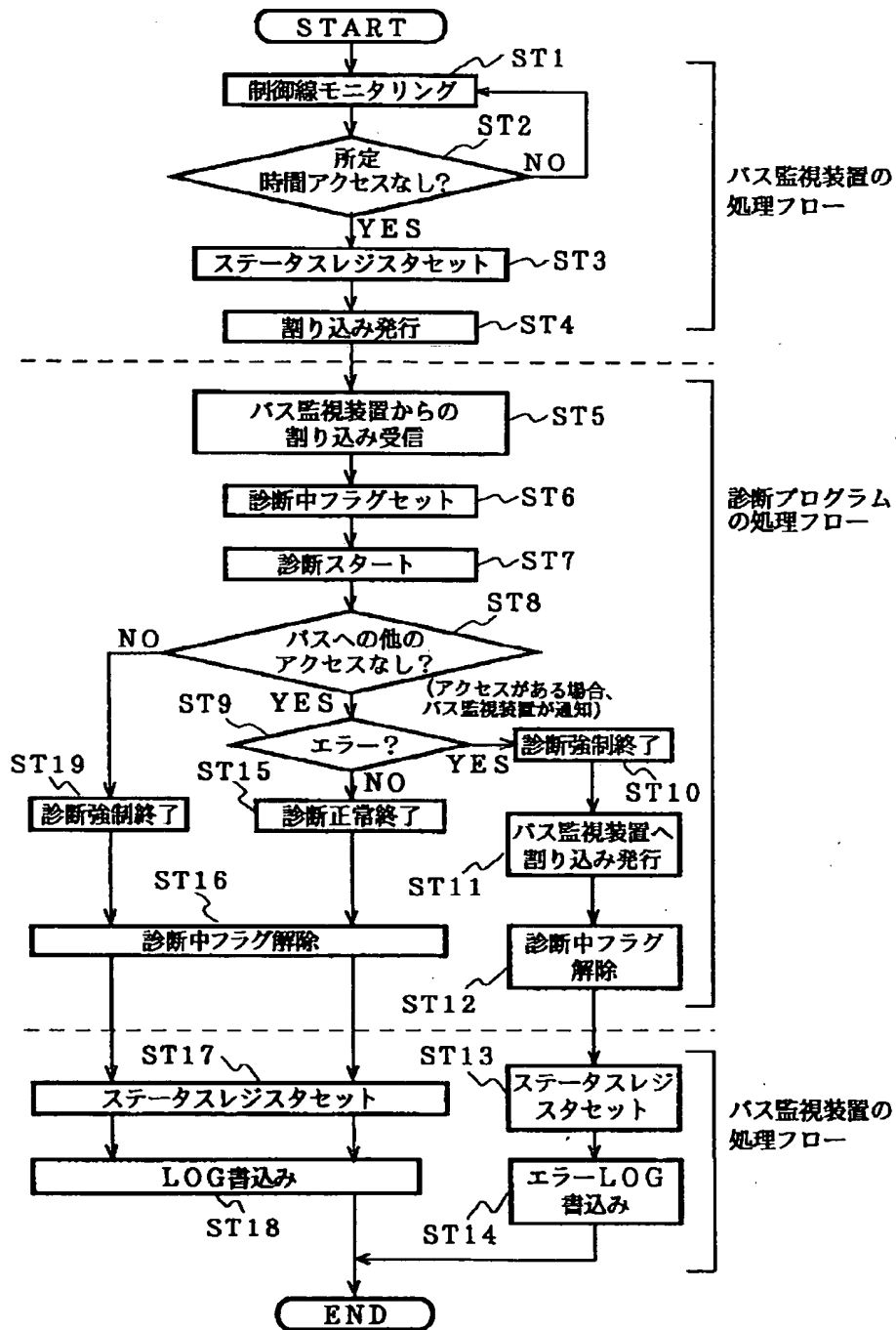


2: システムバス

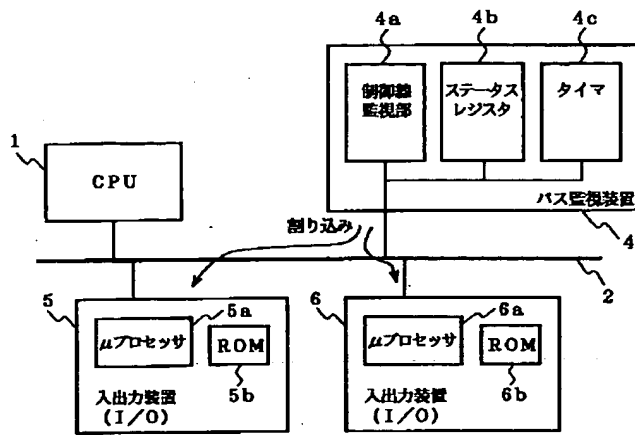
【図14】



【図2】

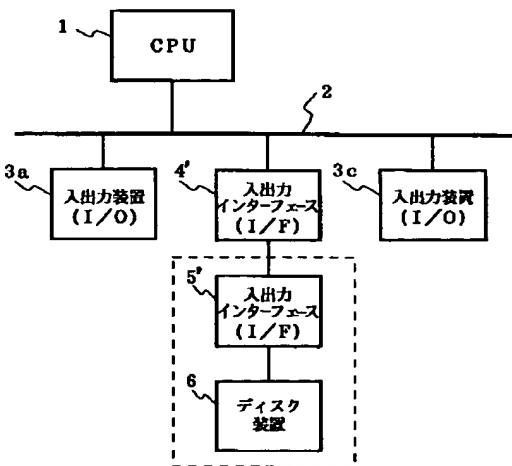


【図3】

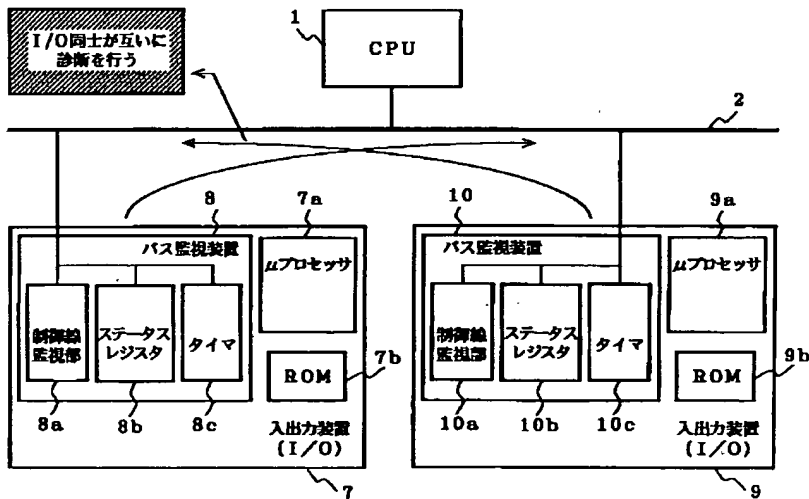


5a, 6a: マイクロプロセッサ (優先順位決定手段)

【図15】

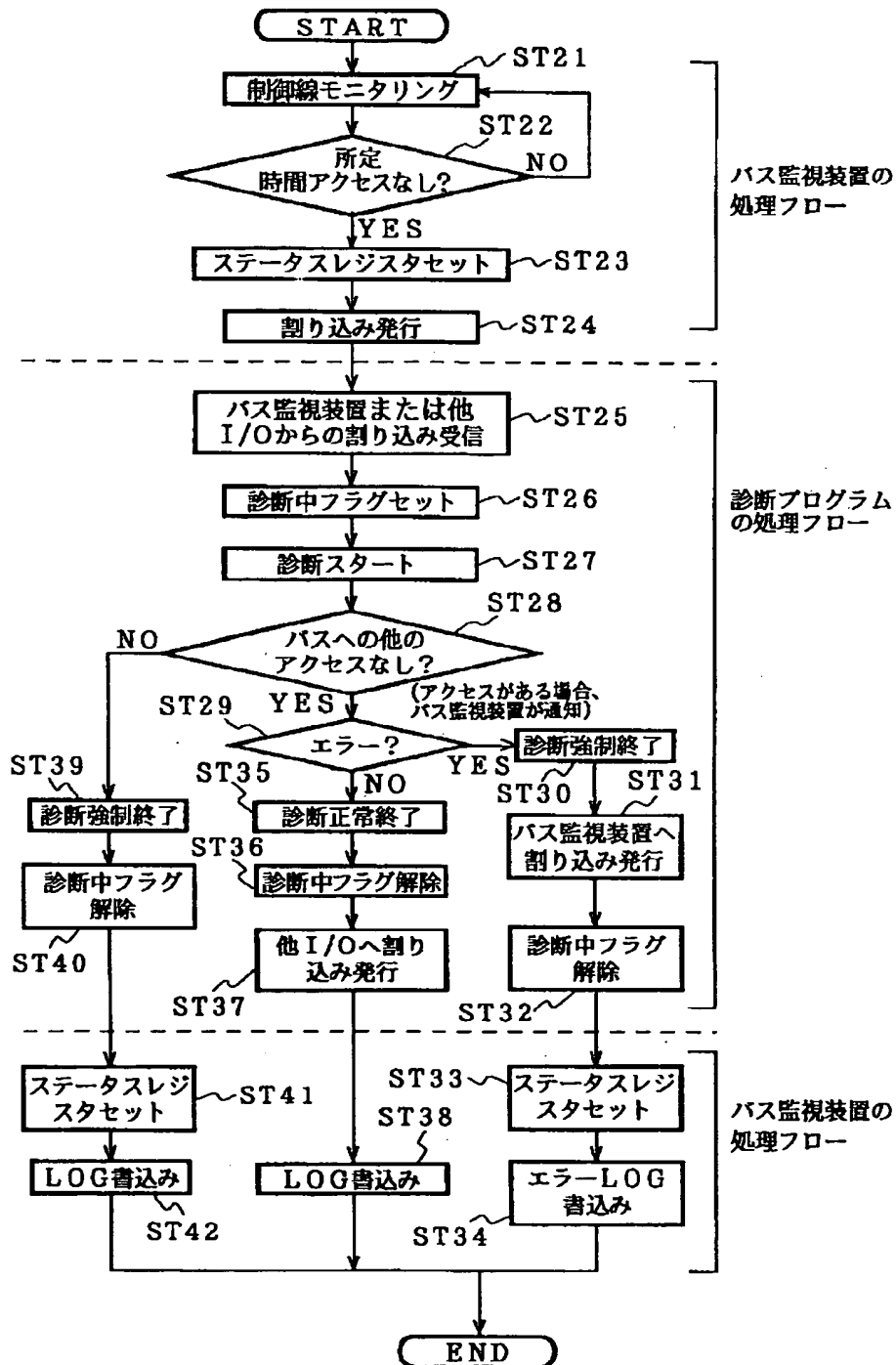


【図5】

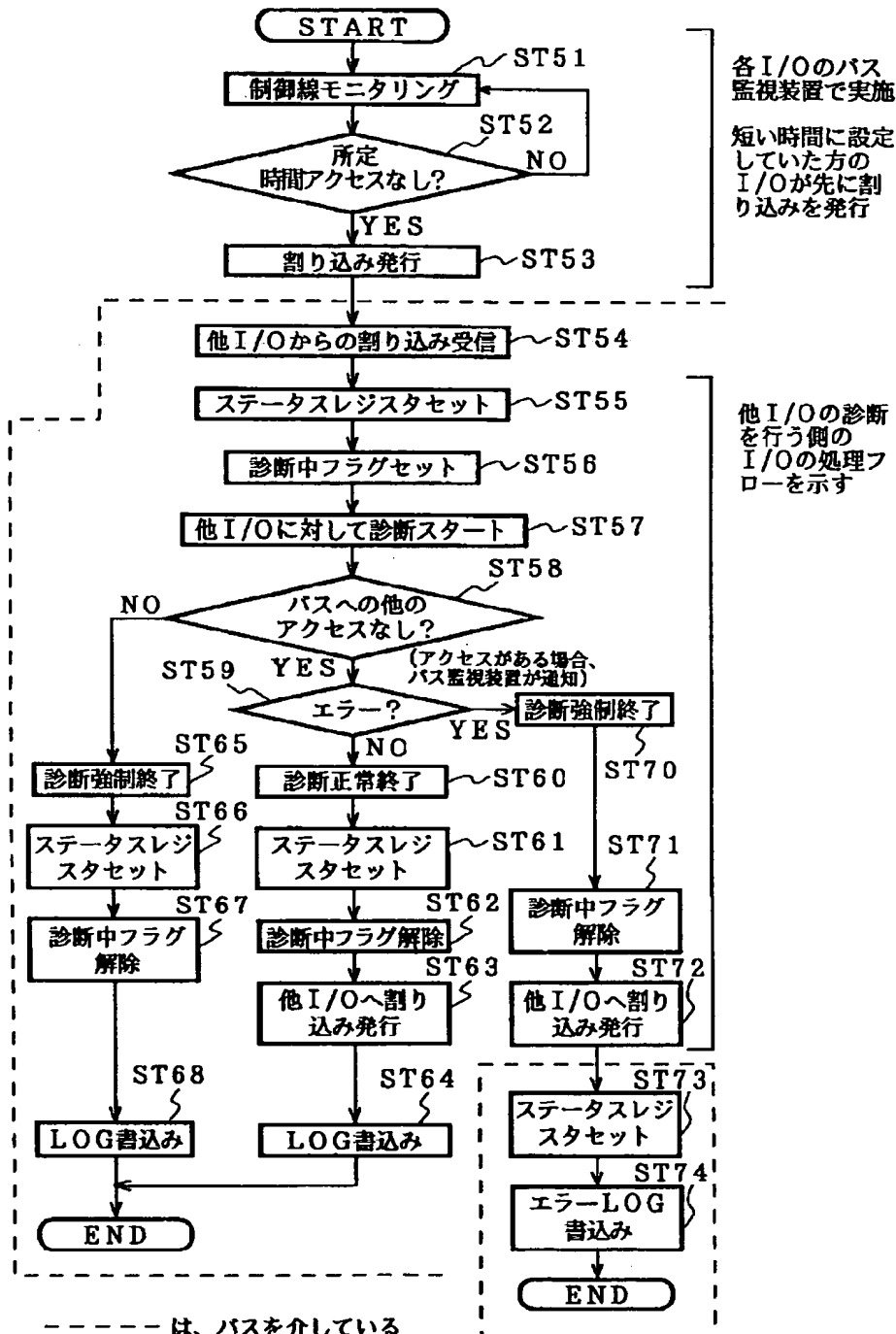


7a, 9a: マイクロプロセッサ (優先順位決定手段)
8a, 10a: 制御監視部 (アクセス監視手段)

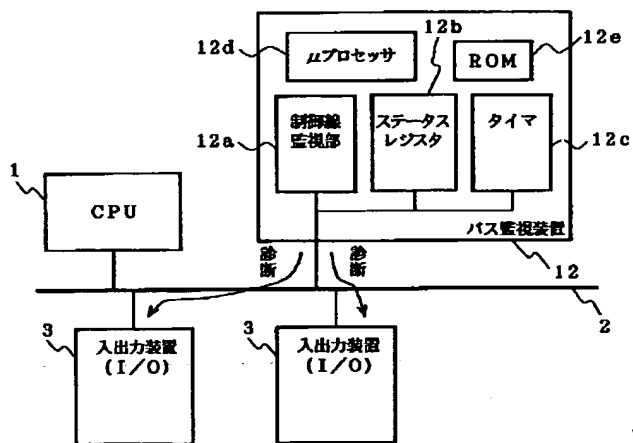
【図4】



【図6】

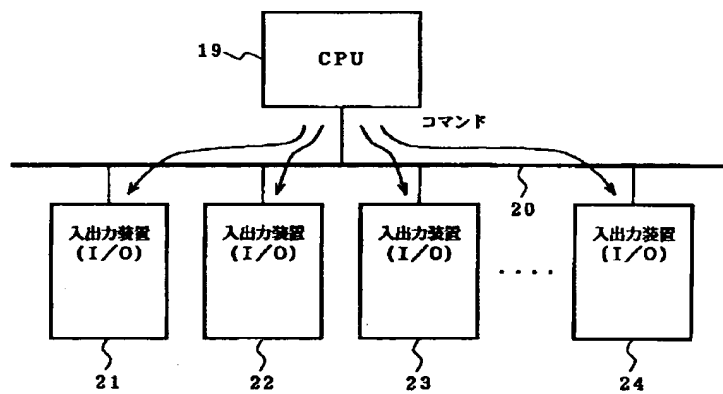


【図7】



12a: 制御線監視部 (アクセス監視手段)
 12d: マイクロプロセッサ (優先順位決定手段)

【図9】



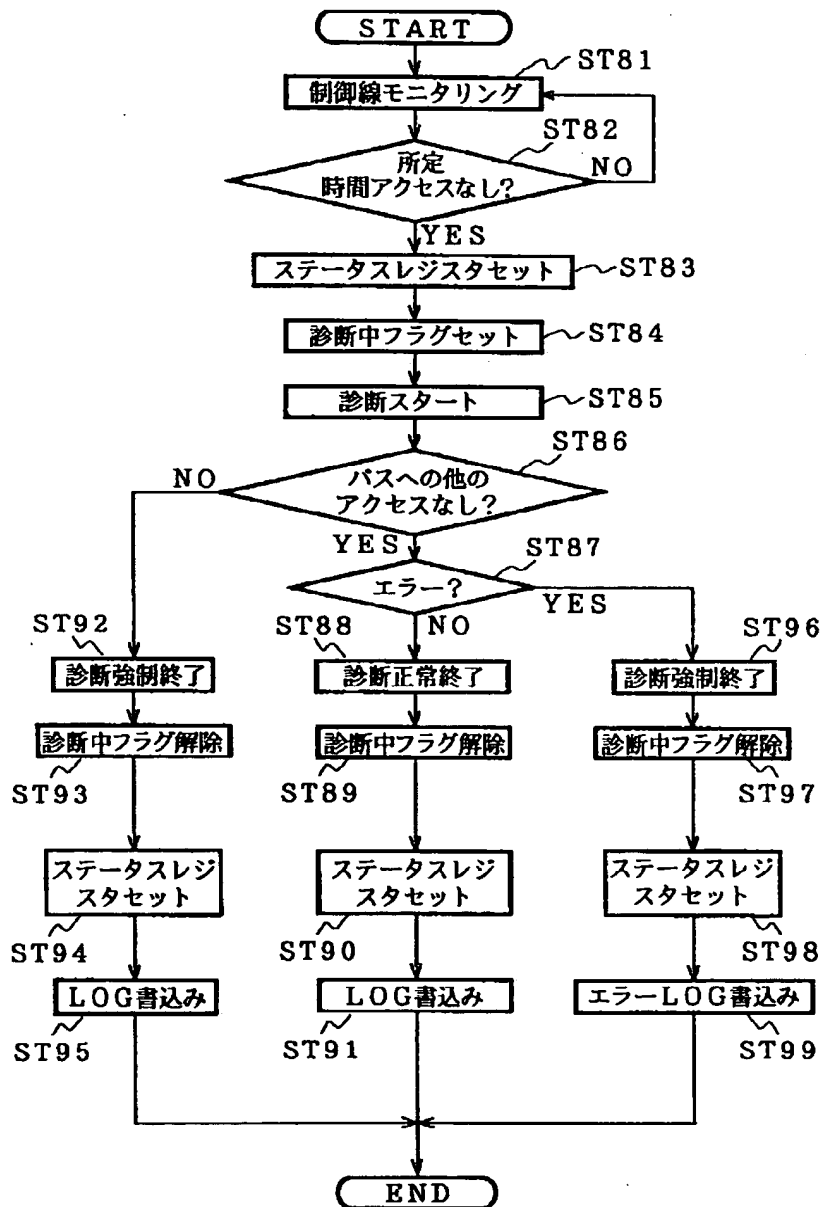
20: システムバス

【図10】

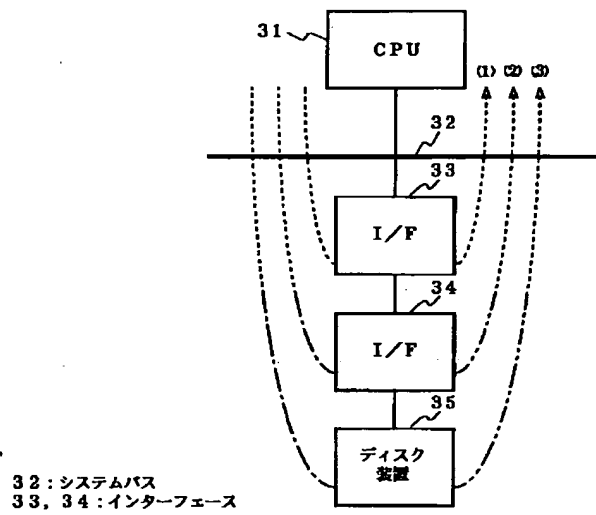
コマンド番号	I/O 21 に対する テスト項目	I/O 22 に対する テスト項目	I/O 23 に対する テスト項目	I/O 24 に対する テスト項目
1	W/Rコンパテスト	W/Rコンパテスト	Rテスト	W/Rコンパテスト
2	Rテスト	Rテスト	Rテスト	Rテスト
3	STATUS READ	STATUS READ	STATUS READ	STATUS READ
N	Rテスト	Rテスト	W/Rコンパテスト	W/Rコンパテスト

STATUS: 固定長 (OK or NG)

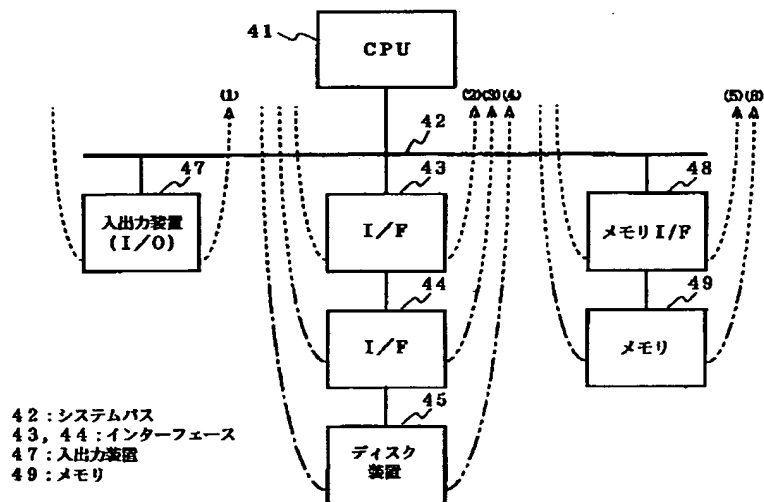
【図8】



【図11】



【図12】



【図13】

